

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-097206

(43)Date of publication of application : 08.04.1997

(51)Int.Cl.

G06F 12/02

G06F 12/00

G11C 16/06

(21)Application number : 07-251234

(71)Applicant : CANON INC

(22)Date of filing : 28.09.1995

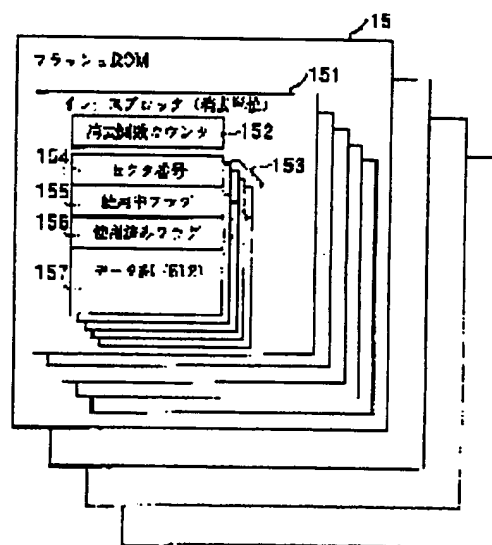
(72)Inventor : OGAWA TAKESHI

(54) METHOD, DEVICE FOR MANAGING FLASH ROM AND COMPUTER CONTROL EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To let a flash ROM having a large erasure unit match with a filing system by managing the read/write unit (storage unit) of data in the flash ROM while making it smaller than the erasure unit.

SOLUTION: Storage management is performed by forming plural data parts 157 and managing areas (composed of a sector number 154, occupation flag 155 and used flag 156) corresponding to the respective data parts in the flash ROM. When writing data, the data are written in one of plural data parts while receiving a writing instruction accompanied with a logical sector number showing the write destination of data and that logical sector number is written in the correspondent managing area. When reading data, the managing area storing the logical sector number is retrieved while receiving a reading instruction accompanied with a logical sector number showing the read source of data and the data stored in the data part corresponding to the retrieved managing area are read out.



LEGAL STATUS

[Date of request for examination]

27.09.2002

[Date of sending the examiner's decision of rejection]

26.09.2005

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

BEST AVAILABLE COPY

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-97206

(43)公開日 平成9年(1997)4月8日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 12/02	5 1 0		G 0 6 F 12/02	5 1 0 A
	5 0 1		12/00	5 0 1 H
G 1 1 C 16/06			G 1 1 C 17/00	3 0 9 F

審査請求 未請求 請求項の数25 O L (全 44 頁)

(21)出願番号 特願平7-251234

(22)出願日 平成7年(1995)9月28日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 小川 武志

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

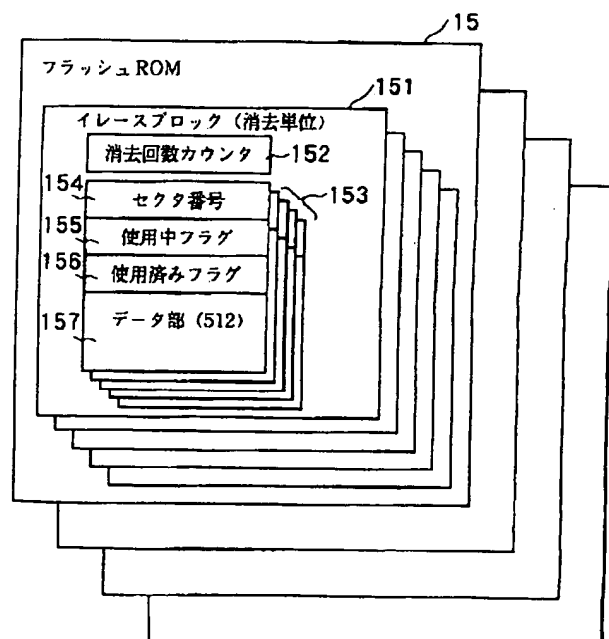
(74)代理人 弁理士 大塚 康徳 (外1名)

(54)【発明の名称】 フラッシュROM管理方法及び装置及びコンピュータ制御装置

(57)【要約】

【課題】フラッシュROMにおけるデータの読み出し・書き込みの単位(記憶単位)を消去単位よりも小さくして管理することを可能とし、消去単位の大きいフラッシュROMをファイルシステムに整合させる。

【解決手段】フラッシュROMに複数のデータ部157、及び各データ部に対応する管理領域(セクタ番号154、使用中フラグ155、使用済みフラグ156で構成される)を形成して記憶管理を行う。データの書き込みにおいては、データの書き込み先を示す論理セクタ番号を伴う書き込み指示を受けて、複数のデータ部のうちの一つにデータを書き込むと共に、対応する管理領域にその論理セクタ番号を書き込む。また、データの読み出し時は、データの読み出し元を示す論理セクタ番号を伴う読み出し指示を受けて、該論理セクタ番号が格納された管理領域を検索し、検索された管理領域に対応するデータ部に格納されたデータを読み出す。



【特許請求の範囲】

【請求項 1】 フラッシュ ROM に形成された複数のデータ領域、及び各データ領域に対応する管理領域と、データの書き込み先を示す指定情報を伴う書き込み指示を受けて、前記複数のデータ領域のうちの一つのデータ領域にデータを書き込むと共に、該指定情報を該データ領域に対応する管理領域に書き込む書き込み手段と、データの読み出し元を示す指定情報を伴う読出し指示を受けて、該指定情報が格納された管理領域を検索し、検索された管理領域に対応するデータ領域に格納されたデータを読み出す読出し手段とを備えることを特徴とするフラッシュ ROM 管理装置。

【請求項 2】 前記管理領域は、対応するデータ領域が書き込み可能であるか否かを示す状態情報を格納し、前記書き込み手段は、状態情報が書き込み可能となっている管理領域を検索し、検索された管理領域に前記指定情報を書き込むと共に、該検索された管理領域に対応するデータ領域にデータの書き込みを行うことを特徴とする請求項 1 に記載のフラッシュ ROM 管理装置。

【請求項 3】 前記管理領域は、対応するデータ領域に書き込みが可能であることを示す未使用状態と、データ領域に書き込まれたデータが有効であることを示す使用中状態と、データ領域に書き込まれたデータが無効であることを示す使用済状態の少なくとも 3 通りの状態のいずれかを示す状態情報を格納し、前記書き込み手段は、状態情報が未使用状態となっている管理領域を検索して検索された管理領域及びこれに対応するデータ領域に前記指定情報及びデータを書き込み、該管理領域の状態情報を使用中に変更することを特徴とする請求項 1 に記載のフラッシュ ROM 管理装置。

【請求項 4】 前記書き込み手段は、前記書き込み指示に伴う指定情報を有する管理領域を検索し、検索された管理領域の状態情報を使用済状態に変更することを特徴とする請求項 3 に記載のフラッシュ ROM 管理装置。

【請求項 5】 フラッシュ ROM 内の消去単位である消去ブロックにおいて、状態情報が使用中状態である全ての管理領域を検索し、検索された管理領域及び対応するデータ領域の内容を当該消去ブロック外へ移動させる移動手段と、

前記移動手段の実行の後に前記消去ブロックの消去動作を行う消去手段とを更に備えることを特徴とする請求項 3 に記載のフラッシュ ROM の管理装置。

【請求項 6】 前記移動手段による管理領域とデータ領域の内容の移動先は、フラッシュ ROM 内の他の消去ブロックであることを特徴とする請求項 5 に記載のフラッシュ ROM 管理装置。

【請求項 7】 前記移動手段において、前記フラッシュ ROM 内の他の消去ブロックに書き込み可能なデータ領

ッシュ ROM 管理装置。

【請求項 8】 前記移動手段による管理領域とデータ領域の内容の移動先は、ランダムアクセスメモリであることを特徴とする請求項 5 に記載のフラッシュ ROM 管理装置。

【請求項 9】 前記消去手段の実行の後に前記ランダムアクセスメモリに移動したデータを前記フラッシュ ROM に書き戻す書き戻し手段を更に備えることを特徴とする請求項 7 または 8 に記載のフラッシュ ROM 管理装置。

【請求項 10】 前記管理領域と対応するデータ領域は、フラッシュ ROM 内の同じ消去ブロックに存在することを特徴とする請求項 1 乃至 9 のいずれかに記載のフラッシュ ROM 管理装置。

【請求項 11】 前記フラッシュ ROM の記憶効率の評価を行い、その評価結果に基づいて前記移動手段及び消去手段の実行を制御する制御手段を更に備えることを特徴とする請求項 5 に記載のフラッシュ ROM 管理装置。

【請求項 12】 前記制御手段における記憶効率の評価は、管理領域中の状態情報が使用済状態の領域と未使用状態の領域の大きさの比較によって行われることを特徴とする請求項 11 に記載のフラッシュ ROM 管理装置。

【請求項 13】 複数のデータ領域及び各データ領域に対応する管理領域とをフラッシュ ROM に形成してフラッシュ ROM の記憶制御を行うフラッシュ ROM 管理方法であって、

データの書き込み先を示す指定情報を伴う書き込み指示を受けて、前記複数のデータ領域のうちの一つのデータ領域にデータを書き込むと共に、該指定情報を該データ領域に対応する管理領域に書き込む書き込み工程と、データの読み出し元を示す指定情報を伴う読出し指示を受けて、該指定情報が格納された管理領域を検索し、検索された管理領域に対応するデータ領域に格納されたデータを読み出す読出し工程とを備えることを特徴とするフラッシュ ROM 管理方法。

【請求項 14】 前記管理領域はそれぞれ対応するデータ領域が書き込み可能であるか否かを示す状態情報を格納し、

前記書き込み工程は、状態情報が書き込み可能となっている管理領域を検索し、検索された管理領域に前記指定情報を書き込むと共に、該検索された管理領域に対応するデータ領域にデータの書き込みを行うことを特徴とする請求項 13 に記載のフラッシュ ROM 管理方法。

【請求項 15】 前記管理領域は、対応するデータ領域に書き込みが可能であることを示す未使用状態と、データ領域に書き込まれたデータが有効であることを示す使用中状態と、データ領域に書き込まれたデータが無効であることを示す使用済状態の少なくとも 3 通りの状態を示

管理領域を検索し、検索された管理領域及びこれに対応するデータ領域に前記指定情報及びデータを書き込むと共に、該管理領域の状態情報を使用中に変更することを特徴とする請求項 1 3 に記載のフラッシュ ROM 管理方法。

【請求項 1 6】 前記書き込み工程は、前記書き込み指示に伴う指定情報を有する管理領域を検索し、検索された管理領域の状態情報を使用済状態に変更することを特徴とする請求項 1 5 に記載のフラッシュ ROM 管理方法。

【請求項 1 7】 フラッシュ ROM 内の消去単位である消去ブロックにおいて、状態情報が使用中状態である全ての管理領域を検索し、検索された管理領域及び対応するデータ領域の内容を当該消去ブロック外へ移動させる移動工程と、前記移動工程の実行の後に前記消去ブロックの消去動作を行う消去工程とを更に備えることを特徴とする請求項 1 5 に記載のフラッシュ ROM の管理方法。

【請求項 1 8】 前記移動工程による管理領域とデータ領域の内容の移動先は、フラッシュ ROM 内の他の消去ブロックであることを特徴とする請求項 1 7 に記載のフラッシュ ROM 管理方法。

【請求項 1 9】 前記移動工程において、前記フラッシュ ROM 内の他の消去ブロックに書き込み可能なデータ領域が存在しない場合、データの移動先をランダムアクセスメモリとすることを特徴とする請求項 1 8 に記載のフラッシュ ROM 管理方法。

【請求項 2 0】 前記移動工程による管理領域とデータ領域の内容の移動先は、ランダムアクセスメモリであることを特徴とする請求項 1 7 に記載のフラッシュ ROM 管理方法。

【請求項 2 1】 前記消去工程の実行の後に前記ランダムアクセスメモリに移動したデータを前記フラッシュ ROM に書き戻す書き戻し工程を更に備えることを特徴とする請求項 1 9 または 2 0 に記載のフラッシュ ROM 管理方法。

【請求項 2 2】 前記管理領域と対応するデータ領域は、フラッシュ ROM 内の同じ消去ブロックに存在することを特徴とする請求項 1 3 乃至 2 1 のいずれかに記載のフラッシュ ROM 管理方法。

【請求項 2 3】 前記フラッシュ ROM の記憶効率の評価を行い、その評価結果に基づいて前記移動工程及び消去工程の実行を制御する制御工程を更に備えることを特徴とする請求項 1 7 に記載のフラッシュ ROM 管理方法。

【請求項 2 4】 前記制御工程における記憶効率の評価は、管理領域中の状態情報が使用済状態の領域と未使用状態の領域の大きさの比較によって行われることを特徴とする請求項 2 3 に記載のフラッシュ ROM 管理方法。

であって、前記メモリ媒体は、複数のデータ領域及び各データ領域に対応する管理領域とをフラッシュ ROM に形成してフラッシュ ROM の記憶制御を行う制御プログラムを格納し、該制御プログラムは、データの書き込み先を示す指定情報を伴う書き込み指示を受けて、前記複数のデータ領域のうちの一つのデータ領域にデータを書き込むと共に、該指定情報を該データ領域に対応する管理領域に書き込む書き込み工程の手順コードと、

データの読み出し元を示す指定情報を伴う読み出し指示を受けて、該指定情報が格納された管理領域を検索し、検索された管理領域に対応するデータ領域に格納されたデータを読み出す読み出し工程の手順コードとを備えることを特徴とするコンピュータ制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、コンピュータ等におけるフラッシュ ROM の管理方法及び装置及びコンピュータ制御装置に関する。

【0002】

【従来の技術】 フラッシュ ROM は現在いろいろなタイプのものがあるが大きく分けてフラッシュ DISK 用に開発されたタイプとパーソナルコンピュータの BIOS 用に開発されたものがある。

【0003】 前者は消去単位がハードディスクで一般的な 512 バイトであり、ファイルシステムとの整合性が非常に良い。後者のフラッシュ ROM は消去単位が例えば 64 K などといった大きなブロック単位でしか行えない様になっている。また、PROM の様に書き込み電圧として 12 V 等の電圧が必要なものもある。後者のフラッシュ ROM の方が安価に入手できるがファイルシステムとの整合性が悪い為に特に小容量の記録メディアとしては使う事が出来なかった。

【0004】

【発明が解決しようとする課題】 以上のように、BIOS 用に設計されたフラッシュ ROM は、その消去単位が大きく、ファイルシステムとの整合性が悪いが、安価で入手しやすい。従って、そのようなフラッシュ ROM をファイルシステムに適用できれば、安価な小容量の記録メディアを提供することができる。

【0005】 本発明は上記の問題に鑑みてなされたものであり、フラッシュ ROM におけるデータの読み出し・書き込みの単位（記憶単位）を消去単位よりも小さくして管理することを可能とし、消去単位の大きいフラッシュ ROM をファイルシステムに整合させることを可能とするフラッシュ ROM 管理方法及び装置を提供することを目的とする。

フラッシュROMでありながら、ファイルシステムに対してハードディスク同様のサービスを提供することが可能となる。

【0007】

【課題を解決するための手段】上記の目的を達成するための本発明のフラッシュROM管理装置は以下の構成を備える。即ち、フラッシュROMに形成された複数のデータ領域、及び各データ領域に対応する管理領域と、データの書き込み先を示す指定情報を伴う書き込み指示を受けて、前記複数のデータ領域のうちの一つのデータ領域にデータを書き込むと共に、該指定情報を該データ領域に対応する管理領域に書き込む書き込み手段と、データの読み出し元を示す指定情報を伴う読み出し指示を受けて、該指定情報が格納された管理領域を検索し、検索された管理領域に対応するデータ領域に格納されたデータを読み出す読み出し手段とを備える。

【0008】また、好ましくは、前記管理領域はそれぞれ対応するデータ領域が書き込み可能であるか否かを示す状態情報を格納し、前記書き込み手段は、状態情報が書き込み可能となっている管理領域を検索し、検索された管理領域に前記指定情報を書き込むと共に、該検索された管理領域に対応するデータ領域にデータの書き込みを行う。例えばフラッシュROM内のデータ更新において、状態情報をチェックすることで更新後のデータ書き込みを適切なデータ領域に行えるからである。

【0009】また、好ましくは、前記管理領域は、対応するデータ領域に書き込みが可能であることを示す未使用状態と、データ領域に書き込まれたデータが有効であることを示す使用中状態と、データ領域に書き込まれたデータが無効であることを示す使用済状態の少なくとも3通りの状態を示す状態情報を格納し、前記書き込み手段は、状態情報が未使用状態となっている管理領域を検索して検索された管理領域及びこれに対応するデータ領域に前記指定情報及びデータを書き込むと共に、該管理領域の状態情報を使用中に変更する。各データ領域について使用中、使用済、未使用の3状態を示すことにより、状態情報をチェックすることでデータの書き込みが可能な領域、有効なデータが存在する領域を把握でき、フラッシュROMの記憶管理をより適切に行えるからである。

【0010】また、好ましくは、前記書き込み手段は、前記書き込み指示に伴う指定情報を有する管理領域を検索し、検索された管理領域の状態情報を使用済状態に変更する。ある指定情報で特定されるデータ領域の内容を更新した場合に、更新前のデータ（即ち不要なデータ）であることを明示でき、適切な記憶管理が行えるからである。

【0011】また、好ましくは、フラッシュROM内の消去単位である消去ブロックにおいて、状態情報が使用済状態にある場合、前記書き込み手段は、検索された管理領域に前記指定情報及びデータを書き込むと共に、該管理領域の状態情報を使用済状態に変更する。ある指定情報で特定されるデータ領域の内容を更新した場合に、更新前のデータ（即ち不要なデータ）であることを明示でき、適切な記憶管理が行えるからである。

外へ移動させる移動手段と、前記移動手段の実行の後に前記消去ブロックの消去動作を行う消去手段とを更に備える。データ更新等によって無効データとなった使用済状態のデータ領域を、書き込みが可能な未使用状態とすることが可能となり、フラッシュROMの利用効率が向上するからである。

【0012】また、好ましくは、前記移動手段による管理領域とデータ領域の内容の移動先は、フラッシュROM内の他の消去ブロックである。フラッシュROM内に移動するので、電源オフ等が発生してもデータが安全に保持されるからである。

【0013】また、好ましくは、前記移動手段において、前記フラッシュROM内の他の消去ブロックに書き込み可能なデータ領域が存在しない場合、データの移動先をランダムアクセスメモリとする。フラッシュROMのデータ領域が使用中もしくは使用済状態で占められた場合でも、フラッシュROMに未使用領域を発生することが可能となり、より効率良くフラッシュROMを利用できるからである。

【0014】また、好ましくは、前記移動手段による管理領域とデータ領域の内容の移動先は、ランダムアクセスメモリである。データの移動をより迅速に行えるからである。

【0015】また、好ましくは、前記消去手段の実行の後に前記ランダムアクセスメモリに移動したデータを前記フラッシュROMに書き戻す書き戻し手段を更に備える。また、好ましくは、前記管理領域と対応するデータ領域は、フラッシュROM内の同じ消去ブロックに存在する。管理領域と対応するデータ領域をひとまとめにして消去できるからである。

【0016】また、好ましくは、前記フラッシュROMの記憶効率の評価を行い、その評価結果に基づいて前記移動手段及び消去手段の実行を制御する制御手段を更に備える。未使用領域を発生させる消去処理を適切なタイミングで実行させることが可能となるからである。

【0017】また、好ましくは、前記制御手段における記憶効率の評価は、管理領域中の状態情報が使用済状態の領域と未使用状態の領域の大きさの比較によって行われる。記憶効率の評価を極めて容易かつ適切に行うことが可能となるからである。

【0018】また、好ましくは、前記消去動作を高速化するための前処理を、プライオリティーの低いタスクで実行する前処理手段を更に備える。

【0019】また、好ましくは、前記前処理手段は、CPUのアイドル中に実行される。

【0020】また、好ましくは、前記書き込み手段は、前記フラッシュROMへのデータ書き込みを開始するとともに、CPUの制御を他の処理へ移す。フラッシュROMへのデータ書き込みは、前記書き込み手段が、前記フラッシュROM内の他の消去ブロックに前記指定情報及びデータを書き込むと共に、該管理領域の状態情報を使用済状態に変更する。ある指定情報で特定されるデータ領域の内容を更新した場合に、更新前のデータ（即ち不要なデータ）であることを明示でき、適切な記憶管理が行えるからである。

らである。

【0021】また、好ましくは、前記書込み手段は、前記フラッシュROMへのデータ書込みに先立って、当該フラッシュROMへの前回のデータの書込みが完了していることを確認する。

【0022】

【発明の実施の形態】以下に添付の図面を参照して本発明の実施の形態を説明する。

【0023】〔実施形態1〕

<カメラシステムの構成>図1は実施形態1におけるカメラシステムの構成を表すブロック図である。本カメラシステムは、電子カメラと、これに着脱可能な外部記憶媒体17、PC通信インターフェース19、及びPC通信インターフェース19を介して電子カメラと通信可能に接続されたパーソナルコンピュータ22から構成される。

【0024】1はレンズであり、2はレンズ1を通った光を電気信号として出力するCCDユニットである。3はA/Dコンバータであり、CCDユニット2からのアナログ信号をデジタル信号へ変換する。4はSSGユニットであり、CCDユニット2とA/Dコンバータ3に同期信号を供給する。5はCPUであり、本カメラシステムにおける各種の制御を実現する。

【0025】6は信号処理アクセラレータであり、信号処理を高速に実現する。7は電池であり、8は、電池7よりの電力を電子カメラ全体へ供給するためのDC/DCコンバータである。9は電源コントローラユニットであり、DC/DCコンバータ8をコントロールする。10はパネル操作・表示装置・電源のコントロールを行うマイクロコンピュータである。11はユーザへ各種の情報を表示する表示装置であり、液晶パネル等が用いられる。12はコントロールパネルであり、ユーザが直接操作するリリーススイッチを含む。

【0026】13はROMであり、OS等のシステムプログラムを格納する。14はDRAMであり、本電子カメラの主記憶である。15はフラッシュROMであり、内蔵記憶媒体として使用する。16はPCMCIAカードのインタフェース部、17はATAハードディスクなどの外部記憶媒体、18は拡張バスインタフェースである。19はPC通信インタフェースであり、パーソナルコンピュータ等を接続してデータの授受を行う。20はDMAコントローラ、21はストロボである。また、22はパーソナルコンピュータであり、PC通信インターフェース19を介して、電子カメラとの通信を行う。

【0027】<撮影動作>この電子カメラの撮影時の動作を簡単に説明する。コントロールパネル12のリリーススイッチをユーザが押すと、CPU5がそのことを検出して撮影シーケンスを開始する。以下の動作は全てCPU5によるコントロールで行われることを前提とし

【0028】さて、リリーススイッチの押下により、SSG4がCCD2を駆動する。CCD2から出力されるアナログ信号は、A/Dコンバータ3でデジタル信号へ変換される。A/Dコンバータ3の出力は、DMAコントローラ20によってDRAM14へDMA転送される。1フレーム分のDMA転送が終了した時点でCPU5は、信号処理シーケンスを開始する。

【0029】信号処理シーケンスでは、フラッシュROM15から信号処理プログラムを主記憶(DRAM14)上に読み出し、主記憶上のデータを信号処理アクセラレータ6へ転送し信号処理を行う。但し、信号処理アクセラレータ6は信号処理の全てを行うわけではなく、CPU5で行う処理の特に時間のかかる処理などを助ける演算回路であり、CPU5の処理ソフトウェアと連携して動作する。信号処理の一部または全部が終了すると画像ファイルとしてフラッシュROM15へ記録する。この時記録するファイルフォーマットが圧縮処理を必須とするのであれば圧縮も行う。

【0030】信号処理プログラムは、フラッシュROM15の中でファイルシステムが管理するファイルの1つである。カメラのプログラムはOSやファイルシステムといっしょにROM13に納められている。カメラのプログラムは、特定のファイル名のファイルをプログラムであると認識する。

【0031】フラッシュROM15の中でファイルは不連続に配置されている上に、本実施形態のファイルシステムが頻繁に再配置を行うため、フラッシュROM15内の制御プログラムをCPUが直接実行することはできない。従って、主記憶(DRAM14)に読み出して実行させなければならない。更に、主記憶はメモリアccessが動的に記憶場所をアロケーションするため、特定のアドレスに格納されることを想定したソフトウェアであってはならない。そのため、本実施形態で信号処理を行うプログラムのファイルは図41のような形式となっている。

【0032】図41は本実施形態におけるフラッシュROMへの制御プログラムの格納状態を説明する図である。図41において、識別コードはファイルがプログラムであることを確認するためのコードである。ファイルは可変長のレコードの集合として表現されている。レコードには、始めに当該レコードに格納されている情報の種類を識別するIDがあり、次にそのレコードの大きさを示す値が格納されている。

【0033】そして、プログラムのレコードとリロケーション情報のレコードがファイルに格納されている。プログラムコードは例えば図42のようなデータである。図42は相対アドレスで表現されたプログラムコードの一例を表す図である。図42では、0050番地にジャンプ命令があるが、これはこの命令が格納された

ドレスで表現されている。

【0034】図42のリケーション情報レコードのデータは図43のような形式で納められている。即ち、図42のプログラムの中で、絶対番地へ変換しなければならないデータ（相対アドレス表現になっているデータ）のプログラム番地を示すアドレステーブルがリケーション情報として格納される。

【0035】図41のファイルを主記憶にロードするための領域を確保すると、ROM13のOSのメモリマネージャがアドレスを決定する。メモリマネージャのアロケーションはC言語ではalloc関数に相当する機能である。メモリマネージャがプログラム用に8710番地を割り当てた場合図44のようにプログラムがロードされる。図44は図41のプログラムを主記憶の8710番地へマッピングした場合のプログラムコードを示す図である。ジャンプ命令のオペランドが実際の絶対番地に置き換えられている。この実アドレスへの変換をしながらプログラムを主記憶へ読み出すという作業を行うプログラムはROM13に格納されている。

【0036】以上のように構成することにより、記憶媒体に信号処理ソフトウェアや圧縮ソフトウェアをファイル形式で格納することができる。その結果、カメラが最終ユーザの元へ届いてから、新しい信号処理アルゴリズムや、Windows（商標）のBMP形式やTIFF形式、あるいは将来新たに登場する形式等、多種多様なファイル形式への対応が可能となる。

【0037】以上の様に、本実施形態1における電子カメラは、撮影画像をフラッシュROM15へファイルするものである。

【0038】＜デバイスドライバインタフェース＞図2は、本実施形態の電子カメラにおけるファイルシステムの階層構造を表す図である。最上位の層がユーザアプリケーション101である。ユーザアプリケーション101は電子カメラの内部で動くソフトウェアであり、ファイルをファイル名でオープンして読み書きした後クローズする。

【0039】ユーザアプリケーション101から直接ファンクションコールによって呼び出されるのがファイルシステムAPI層102である。このファイルシステムAPI層102がドライブ名とファイルシステムを関連付けて管理している。各ドライブ毎にファイルシステムアーキテクチャ層をマウントする用に構成しているため、複数のファイルシステムアーキテクチャを混在させる事が可能となっている。

【0040】ファイルシステムアーキテクチャ層103が実際のファイル管理を行う部分である。最下位の層がブロックデバイス層104である。ファイルシステムアーキテクチャ層103がブロックデバイス層104の提供するサービスを利用し、ファイルの入出力を実現している。

タという単位で管理しており、1セクタは例えば512バイトである。このブロックデバイス層104でデバイスごとの入出力制御の違いと、ヘッドやシリンダなどパラメータの違いを吸収している。このように構成しているため、同時に複数の種類のデバイスを混在させることができる。

【0041】本実施形態の電子カメラでは、特にブロックデバイス層104におけるフラッシュROMの記憶管理方法に特徴を有する。

【0042】図1で示したフラッシュROM11には、現在いろいろなタイプのものがあるが、大きく分けてフラッシュDISK用に開発されたタイプとパーソナルコンピュータのBIOS用に開発されたタイプがある。前者は消去単位がハードディスクで一般的な512バイトであり、ファイルシステムとの整合性が非常に良い。後者のフラッシュROMは消去単位が例えば64kなどといった大きなブロック単位でしか行えない様になっている。また、PROMの様に書き込み電圧として12V等の電圧が必要なものもある。しかしながら、後者のタイプのフラッシュROMは安価で入手が容易である。本実施形態では、後者の様な特徴を持つフラッシュROMでありながらファイルシステムに対してハードディスク同様のサービスを提供する。

【0043】＜フラッシュROMドライバインタフェース＞一般的にブロックデバイスがファイルシステムへ提供するサービスは以下の2つである。即ち、

(1) ロジカルセクタナンバーで指定したセクタからの読み出し

(2) ロジカルセクタナンバーで指定したセクタからの書き込み

である。そして、これに加えて

(3) ロジカルセクタナンバーで指定したセクタの開放の機能があれば、フラッシュROMのドライバは必要に応じて不要なセクタを消去することが可能となるため、効率良くフラッシュROMを消去することができる。

【0044】(3)に挙げた機能は、通常のDISKでは必要のない機能だが、キャッシュを持ったシステムだと、積極的にキャッシュリストから削除できるので、結果的にキャッシュのヒット率を上げる効果がある。ファイルシステムは、ファイルの消去等で不必要となったセクタを(3)の機能を用いてデバイスドライバへ通知する。フラッシュROMの消去は非常に時間がかかる処理だが、CPU時間をほとんど消費しないためバックグラウンド処理で行うのが良い。

【0045】後述の＜FATキャッシュ＞においても説明するが、本実施形態のキャッシュは、新しいデータ（キャッシュ上に無いデータ）をアクセスする場合にキャッシュリストの中で最も古いデータを廃棄する。不要セクタをキャッシュリストから削除し、新しいデータを格納する。

する)ことで有効なデータがキャッシュから廃棄される可能性が低くなる。特にコンパイラ等の中間ファイルを多く生成するシステムでは、消去すべき中間ファイルがキャッシュに残っている可能性が高く、上記のキャッシュ管理はヒット率の向上に非常に有効である。

【0046】図3は、デバイスドライバの管理ブロックをC言語で記述した宣言文を示す図である。構造体のNextは、次のデバイスへのリングポインタであり、メモリ中のデバイスを検索する目的で使用される。DevNameは、デバイスの名前として使用される。InitDevは、デバイスの初期化ルーチンへのポインタである。Shutdownは、デバイスのシャットダウンルーチンへのポインタである。ReadSectorは、ロジカルセクタを指定して媒体の内容をバッファへ転送するルーチンへのポインタである。WriteSectorは、ロジカルセクタを指定してバッファの内容を媒体へ転送する(書き込む)プログラムへのポインタである。ReleaseSectorはロジカルセクタを指定して、セクタを解放するルーチンへのポインタである。

【0047】ファイルシステムは、この構造体を仲介してデバイスドライバを利用することになる。固定ディスクやフロッピーディスクの場合、ReleaseSectorには何も仕事をしないプログラムへのポインタが代入されている。または、ディスクキャッシュのキャッシュリストから指定セクタを削除するポインタでもよい。

【0048】＜フラッシュROM管理方法＞フラッシュROMに対するデータ書き込みは、上位層のファイルシステムからセクタ単位で行われる。図4は、フラッシュROM上のセクタ構造の例を示す図である。図4において、151はイレースブロックである。このイレースブロック151は消去の単位であり、フラッシュROMの技術用語ではセクタと呼ばれるものである。しかしながら、ファイルシステムが扱う単位である“論理セクタ”と区別する為に、ここではイレースブロックと呼ぶことにする。

【0049】図4によれば、システム中に複数のフラッシュROM15が搭載されていて、各フラッシュROM15は複数のイレースブロック151によって構成される。更に、各イレースブロック151は消去回数カウンタ152と複数のセクタ153によって構成されている様子をあらわしている。消去回数カウンタ152は、イレースブロック151を消去した回数をカウントする為に用いる部分である。各セクタ153は、管理領域とデータ領域とを有する。管理領域は、論理セクタ番号を表すセクタ番号154と、セクタが有効利用されているかどうかを表す使用中フラグ155と、セクタとしての利用が終了したことを表す使用済みフラグ156とで

タ部157によって構成されている。

【0050】データ領域と管理領域は、隣り合って配置する必要は無く、図5の様にまとめて管理することも考えられる。図5は、管理領域用データと、データ領域とを分離して格納する構成を表す図である。セクタ番号テーブルには、複数のセクタ153の各セクタ番号154が格納される。また、フラグテーブルには、使用中フラグ155、使用済みフラグ156が格納される。更に、データテーブルには、データ部157の内容が格納される。以上のようなデータ構成をとることも可能であるが、少なくとも管理領域と、これに対応するデータ領域とは同じイレースブロック内に納めるのが好ましい。

【0051】なお、システムは「使用中フラグ155」より「使用済みフラグ156」の方を優先的に評価する。図6は、各フラグの状態に対応した意味を示す図である。図中、FALSEは、消去後の状態と同じ値をとる。使用中フラグ155がTRUEであっても、使用済みフラグ156がFALSEであれば、当該セクタのデータは無効である。

【0052】＜フラッシュROMの論理セクタ書き換え＞フラッシュROMはPROM同様、データを書き換える為に、一度消去してから再書き込みをしなければならない。しかも、消去の最少単位が大きく(例えば64kバイト)消去時間が長い(例えば1秒)。そこで上位層のファイルシステムが、特定のセクタを書き換えようとした場合、消去済みの領域へ論理セクタを移動させることで、消去動作をせずに、見かけ上で論理セクタのデータ書き換えを実現する。

【0053】図7はセクタの書き換え手順を説明する図である。同図を用いて、8番セクタ(論理セクタ番号が8のセクタ)の書き換えを例にして詳しく説明する。図7中、左側が書き換え前の状態であり((a)の状態)、右側が書き換え後の状態((b)の状態)である。また、図7において、管理領域中の数字は論理セクタ番号を表し、(使用中)は使用中フラグ155がTRUEで使用済みフラグ156がFALSEの状態、(使用済)は使用中フラグ155と使用済みフラグ156が共にTRUEの状態を示す。

【0054】“セクタ番号8(使用中)”の場所に、8番セクタのデータが格納されている。今、8番セクタがFATやファイルの一部として利用されていて、その内容を変更したい場合に上位層から8番セクタの書き換え要求が発生したとする。書き換え要求が発生すると、フラッシュROMのデバイスドライバは、フラッシュROMの未使用セクタを検索し、その場所を新たな8番セクタの場所としてセクタ番号と更新後のデータを格納し、使用中フラグをTRUEにする。次に、以前8番セクタだったセクタの使用済みフラグをTRUEにする。この

【0055】<ガベージコレクション>以上の様な方法で論理セクタの書き換えを実行していくと、いずれフラッシュROMのほとんどの領域を“使用済セクタ”にしてしまうことになる。そこであるタイミングでフラッシュROMを一旦消去して“使用済セクタ”を“未使用セクタ”へ戻す必要がある。基本的なガベージコレクションの動作を図8を用いて説明する。図8は、本実施形態におけるフラッシュROMのガベージコレクション動作を説明する図である。

【0056】図中 (A) は、ガベージコレクション前の状態である。説明を簡単にするために、本例のフラッシュROMはセクタ6個分の大きさのイレースブロックで構成されているものとする。イレースブロック (1) には使用済セクタが3個と使用中セクタが3個あり、消去回数は5回である (消去回数カウンタ152の内容が5である)。イレースブロック (2) には使用中セクタが1個、使用済セクタが1個、未使用セクタが4個あり、消去回数は9回である。この状態からガベージコレクションを開始する。

【0057】まず、調整対象イレースブロックを選定する。ここで調整対象イレースブロックは消去を行う対象としてイレースブロックとなる。整理対象イレースブロックの選定は、使用済セクタをたくさん含むイレースブロックから優先的に選定すると整理効率が良い。しかし使用済セクタを含まない場合を別として消去回数の少ないイレースブロックを優先的に整理対象とする方法を取ればチップ内のイレースブロックを平均的に使用することができ、書き換え耐久を分散させることができる。選択手順の詳細についてはフローチャートを用いて後述する。

【0058】今、イレースブロック (1) が整理対象として選定されたとする。次に、整理対象であるイレースブロック (1) の使用中セクタ (使用中フラグがTRUEで、使用済みフラグがFALSEのセクタ) を他のイレースブロックに移動させる。使用中セクタの移動手順は、セクタの書き換え時と同様に、他のイレースブロック中の未使用セクタを検索して、使用中セクタ内のデータ領域と管理領域の内容をコピーし、移動元の使用中セクタの使用済みフラグをTRUEにする。なお、未使用セクタが無い場合の処理は、後で述べる。

【0059】図8の (B) は、イレースブロック (1) の使用中セクタをすべてイレースブロック (2) へ移動させた状態である。この結果、イレースブロック (1) には、使用済セクタしか存在しないことになる。

【0060】次に、使用済セクタだけで構成されているイレースブロックを検索する。ここで、検索を行うのは、通常書き換え動作の際に偶然イレースブロック内のセクタが全て使用済セクタとなっている場合があるからである。続いて検索されたイレースブロックに対して

ブロックを同時に消去できるため、できるだけ一度に複数のイレースブロックを消去するのが良い。消去が終了すると消去回数カウンタへ消去前の値+1したものを書く。これでガベージコレクション完了である。

【0061】図8の (C) がガベージコレクション終了時の状態である。イレースブロックをできるだけ同時に消去した方が効率が良いため、使用済セクタと未使用セクタがある限りたくさんのイレースブロックを同時に調整すると良い。極端に消去回数カウンタの値が他のイレースブロックより少ないものがあれば、使用済セクタを含んでいなくても整理さえすれば、書き換え耐久の分散を図れる。また、一度整理するとデータの配列が変わる為、書き換え耐久分散のきっかけとなる。

【0062】<未使用セクタがない場合>次にシステム中に使用済セクタが有るにもかかわらず未使用セクタが全く無くなってしまった場合のガベージコレクション手順を図9を使って説明する。図9は、未使用セクタが存在しない場合のガベージコレクションの動作を説明する図である。

【0063】まず、上述した基本的なガベージコレクション手順に従い、イレースブロック (1) を整理対象として選択する。次にイレースブロック (1) の使用中セクタを移動する為の未使用セクタを検索する。未使用セクタがある場合は、上述の基本的ガベージコレクションと同様にセクタの移動を行う。

【0064】一方、検索の結果、未使用セクタが無ければ、DRAM14のヒープエリアからデータの退避に必要な大きさのメモリブロックをアロケーションする。そして調整対象イレースブロック内の使用中セクタをDRAM14へコピーする。この場合は、フラッシュROMの別の領域へセクタを移動する場合と違い、元のセクタの使用済フラグをTRUEにしない。なぜならこの時点で電子カメラの電池7が外れるなどの事故が起こった場合に、DRAM内のデータが消滅してしまい、データの修復ができなくなるからである。図9の (B) は、DRAM14の領域へコピーされたセクタを表現している。調整対象のイレースブロックの使用中セクタをすべて退避出来たら、その調整対象のイレースブロックを選択して消去する (図9の (C) 参照)。消去が終わった後は未使用セクタがたくさん出来ているはずである。よって、次に未使用領域を検索してDRAM14へ待避してあったデータを復元する。図9の (D) は、ガベージコレクションが完了した状態を示している。

【0065】上記の手順でガベージコレクションをした場合でも、イレースブロックを消去してからデータを復元するまでの間に電子カメラの電池7が外れるなどの事故が起こったらデータの修復をすることはできない。つまり、セクタのデータをDRAM14に退避する方法は

ションを行えば未使用セクタができる。したがって、1度DRAM14を使ったガベージコレクションを行い、その後通常のガベージコレクションを行えば、消去時間は余分にかかるが安全性を高めることができる。逆にDRAM14への退避を積極的に行う（例えばヒープ領域がある限り退避する）と、同時に整理できるイレースブロックが増える為効率を上げることができる。従って、安全性と効率のどちらを優先するかを指定できるように構成してもよい。またシステムの電源が電池7より供給されている場合は安全性優先、ACアダプタから供給されている場合は効率優先に自動的に切り替わるように構成してもよい。本処理については図36を参照して後述する。

【0066】<イレースブロックを余分に1つ用意>残り容量が極端に少なくなるとガベージコレクションが多発してシステムのパフォーマンスが極端に落ちる。総論理セクタ分を格納できるイレースブロック数よりも1つだけ余分にイレースブロックを使用すれば、そのような事態を避けることが可能である。仮に、1イレースブロックあたり127セクタ格納できるとして、全てのセクタが使用中となった場合、同じ1セクタを10回書換える場合を例にすると、余分イレースブロックがなければ、10回の消去と1270セクタの書き込みが発生する。しかし、イレースブロックを余分に1つ用意しておけば、10セクタの書き込みしか発生しない。

【0067】よって、本実施形態では、イレースブロックの数はチップの構成で決まるので、最低1つのイレースブロックが余る様な総論理セクタ数を設計する。

【0068】<ガベージコレクションのタイミング>ガベージコレクションは消去動作を伴うために非常に時間がかかる。そのためガベージコレクションをいつ行うかによってカメラの使い勝手を左右することとなる。例えば、セルフタイマなどの数秒間撮影しなくても良い時にガベージコレクションを行えばユーザがストレスを感じることがない。

【0069】<RAM上の記憶場所管理>フラッシュROM15上ではセクタ番号と実際の記憶場所が関連していないために特定のセクタを読み書きする為にフラッシュROM15を検索しなければならない。そこでシステムがリブートする際に、フラッシュROM15における各セクタの格納アドレスを示す記憶場所管理テーブルをDRAM14上に作成しておく、フラッシュROM15に対して高速なデータの読み書きを実現できる。一度、記憶場所管理テーブルを作成すれば、フラッシュROM15に対するセクタの書き込みやガベージコレクションによって記憶場所に変更が生じた場合に限って記憶場所管理テーブルの記憶位置を更新するだけで常に正しい記憶場所管理テーブルを維持することが可能である。

【0070】図10は、DRAM上に作成された記憶場

M上の作成した記憶場所管理テーブル140を示した。0セクタと4セクタは記憶場所不在を意味する値（NULL）が入っている。これらは、フォーマット後そのセクタに対する書き込みが全く無かったか、もしくは、ファイルシステムが開放したセクタである。

【0071】ファイルシステムがファイルの消去などで不要となったセクタを解放する命令をドライバに出した場合のデバイスドライバの動作は次のようになる。まず、DRAM14上の記憶場所管理テーブル140の指定されたセクタのポインタを参照してフラッシュROM15上の現在使用中の該当するセクタを探し出す。そして、当該セクタの使用済フラグをTRUEにし、DRAM14上の記憶場所管理テーブル140の指定セクタのポインタへ不在値（NULL）を代入する。

【0072】なお、ガベージコレクションの為にセクタの内容をDRAM14へ待避している場合は、記憶場所としてDRAMへのポインタが代入されている。また、同一論理セクタに対する同時操作を禁止する為のロック変数もテーブルに納めることが望ましい。

【0073】<MS-DOSのファイル復元>本電子カメラとパーソナルコンピュータ22で、記憶媒体上のデータ交換が出来ると都合が良い。本実施形態で説明したフラッシュROM管理方式を使用して、現在パーソナルコンピュータで普及しているMS-DOS（商標）と互換性があるファイルシステムを実装することができる。MS-DOSには一度消去したファイルを復元するユーティリティが付属している。ところが、本実施形態ではフラッシュROMの消去効率を向上させる為に、消去したセクタのデータ部を失ってしまう様な構成となっている。カメラで消去した媒体をパーソナルコンピュータで復元する事が原理的にできない構成になっているのである。

【0074】パーソナルコンピュータでのファイル復元機能を禁止できれば、このような事故を防ぐことができる。本実施形態では、MS-DOSがファイル復元の時に使用するデータを破壊することでファイル復元機能を禁止する。これをいかに説明する。

【0075】MS-DOS（商標）で、ファイルを消去するとディレクトリに空きスロットができる。ディレクトリにはファイル名/タイムスタンプ/最初のクラスタなどの情報が格納されている。図45はディレクトリスロットの特徴を表す図である。ディレクトリスロットの最後には、リストの最後であることを示すEndOfDirが格納されている。

【0076】今、File Bを削除すると、ファイル名の先頭が削除を表すシンボルに置き換えられ、FATのクラスタチェーンが消去される。この様子を図46に示す。

【0077】アンデリートプログラムは、2番目のスロットに残った情報を元に、ファイルの復元を試みる。逆

【0078】図47は本実施形態のDOS互換ファイルシステムでファイルを消去した後の状態を表している。本実施形態では、ディレクトリエントリテーブルの最後に格納されているファイルを消去したいファイルのエントリに上書きし、ディレクトリエントリテーブルの最後のファイルだった部分にEndOfDirを上書きするように構成する。こうすることにより、ファイル復元機能によるファイルの復元を防止できる。

【0079】なお、ファイルの消去時にはMS-DOSと同様にセクタのデータをそのまま残しておく（セクタの開放を行わない）、ガベージコレクション時にまとめてFATとデータの関係を参照してしながら不要部分を消去する方法もある。

【0080】＜バックグラウンドで前処理＞あるフラッシュROMでは、消去前のデータが“0”になっている方が高速に消去処理できる。フラッシュROMの消去完了の確認は、データ書き込み時と同様にデータポーリングによって行われる。従って、このようなフラッシュROMを使う場合は、バックグラウンド処理で“使用済”となったセクタのデータを0に書き換える「前処理」を行うことで性能を向上させることができる。最も低いプライオリティのタスクとして実行するようにしておけば、スループットの低下にはつながらない。

【0081】この前処理バックグラウンドでの“前処理済セクタ”管理の為にフラグを用意しておけば前処理の効率を上げることができる。

【0082】そのために、セクタのとりうる状態として、「未使用」「使用中」「使用済」に加えて「前処理済」の4つの状態を表示できる管理フラグをフラッシュROMのセクタ内部へ用意すると効率が良い。

【0083】図38は、本実施形態における消去処理速度向上のための前処理の制御手順を表すフローチャートである。同図において、ステップS2501にて、使用済でかつ前処理の済んでいないセクタを抽出する。これは、セクタ内の管理フラグが「使用済」となっていて、かつ「前処理済」となっていないセクタを抽出することで実現できる。ステップS2502において、抽出されたセクタに対してデータ“0”を上書きを開始する。ステップS2503では当該セクタについて前処理を終了したか否かを判断する。フラッシュROMへの書き込みは1バイト単位であるので、1セクタ分のバイト数の書き込みが必要となる。当該セクタに対する前処理が終了していなければステップS2504へ進み、他のタスクへ制御を移す。

【0084】上述したように本処理は最もプライオリティの低いタスクで行われるので、CPU5がアイドル状態となったときに再び本処理が実行される。この場合処理はステップS2503へ戻る。この時点で、前回の書き込みが終了していなければそのまま他のタスクへ処理を

【0085】以上のようにして当該セクタの全バイトに対して「0」の書き込みを終えると、ステップS2503からステップS2505へ進み、当該セクタの管理フラグを、「前処理済」を示す状態にセットする。そして、引き続き、他のセクタについて前処理を行うために、ステップS2501へ戻る。

【0086】＜FATキャッシュ＞本システムでは、書き込み発生の度に記憶場所を変更し、その度に「未使用セクタ」が発生する。そこで、使用頻度の多い部分を特に優先的にバッファリングするキャッシュが有ればトータルの書き込み頻度が激減する事が予想される。キャッシュとして用意するメモリは多ければ多いほど良いが、システムのメモリには限界がある。

【0087】本来使用頻度の高いセクタのデータは、キャッシュ中に存在する確率も高いが、使用頻度の低いセクタを大量に読み書きした場合、当然キャッシュから吐き出されることになる。

【0088】そこで、ファイルシステムが管理する管理領域を優先的にキャッシングする様に構成すれば、スループットの向上を期待できる。なぜならファイルシステムの管理領域は頻繁に更新されているからである。

【0089】パーソナルコンピュータで普及しているMS-DOSのFATシステムの場合、720kや1.4Mといったフォーマット形式では1クラスタが1セクタで構成されている為、シーケンシャルにファイルを読む場合でも2回に1回はFATを読まなければならない。ファイルを書く場合は、さらにたくさんのFATアクセスが発生する。このため、システム中にたくさんのファイルがオープンされるとキャッシュのヒット率が落ちてしまう。

【0090】アプリケーションソフトウェアにもよるが、FATシステムにおいてFATのみを対処にしたキャッシュは、DISK全体を対象にしたキャッシュに対して1/2のメモリで同等のヒット率を確保できる。図11はキャッシュソフトウェアの階層的な位置付けを表す図である。キャッシュのソフトウェアは図11の様にファイルシステムとフラッシュROMの中間的な場所となる。

【0091】図12はキャッシュの主記憶上のデータ構造を表す図である。片方向線形リスト構造でバッファ全体を管理している。検索方向順にデータが古くなっている。論理セクタ番号が12, 11, 6, 5の順番でアクセスすれば、図12に示されるような順番となる。また、各セクタには、変更フラグが設けられており、キャッシュ上でデータの更新があった場合、変更フラグがFALSEからTRUEに変化する。このようなFATキャッシュの読み出し手順、及び書き込み手順を図13、14を参照して説明する。図13はFATキャッシュの読み出し手順を表すフローチャートである。図14はF

る。

【0092】図13において、ステップS1501でNセクタの読み出しを開始する。ステップS1502でNセクタがFATかどうかを判断する。FATでなければ、ステップS1509でフラッシュROM15からデータを読み出す。

【0093】一方、ステップS1502でNセクタがFATならステップS1503へ進み、キャッシュリストを検索する。ここでは、図12で説明した片方向線形リストを検索することになる。キャッシュ中にNセクタが 10 存在すればステップS1507へ進み、Nセクタのバッファからデータを読み出す。

【0094】また、ステップS1503でNセクタがキャッシュリスト中に存在しなかった場合は、ステップS1504へ分岐し、最も長くアクセスされていないセクタのデータ（図12ではセクタ番号12のデータ）の吐き出しを行う。まず、ステップS1504では、キャッシュリストの最後の項の変更フラグを判断する。もし変更フラグがTRUEなら、ステップS1505へ進み、 20 変更内容をフラッシュROM15へ書き込む。変更が無い（変更フラグがFALSEの場合）なら、そのままステップS1506へ制御を移す。読み出し手順の中で書き込みを行うのは奇妙に思うかもしれないが、バッファがキャッシュの吐き出しが起こるまで極力書き込み動作を行わない方が効率が良い。

【0095】ステップS1506でフラッシュROM15からリスト最後のバッファへNセクタの内容を読み出す。ステップS1507でNセクタのバッファからデータを読み出す。ステップS1508でNセクタのバッファをキャッシュリストの先頭へ移動させる。これは、図 30 12において、各セクタが有する「次のバッファ」（次のバッファを示すアドレス）の値を変更することで達成される。FATキャッシュへのアクセスが行われる度にステップS1508の動作が繰り返されることで、自然にアクセスされないバッファがリストの先頭から最後に向かってシフトしていく。よって、ステップS1504でリスト最後のバッファを選ぶのは、最も古いバッファを吐き出す為である。

【0096】次に図14を参照して書き込み手順を説明する。

【0097】ステップS1600でNセクタの書き込みを開始する。ステップS1601では、NセクタがFATかどうかを判断する。FATでなければ、ステップS1608へ進み、フラッシュROM15へのデータの書き込みを実行する。

【0098】一方、ステップS1601でNセクタがFATならば、ステップS1602へ進み、キャッシュリストを検索する。キャッシュ中にNセクタが存在すればステップS1606へ進み、Nセクタのバッファヘデ-

【0099】また、ステップS1602でNセクタがキャッシュリスト中に存在しなかった場合は、ステップS1603へ分岐し、バッファから最も長くアクセスされていないセクタの吐き出しを行うとともに、Nセクタをキャッシュに登録する。まず、ステップS1603でキャッシュリストの最後の項の変更フラグを判断する。もし変更フラグがTRUEなら、ステップS1604で変更内容をフラッシュROMへ書き込み、ステップS1605へ進む。また、変更が無いなら（変更フラグがFALSEなら）そのままステップS1605へ制御を移す。ステップS1605では、キャッシュリストの最後の項をNセクタとする。その後、ステップS1606で、Nセクタのバッファヘデータの書き込みを実行する。

【0100】その後、ステップS1607でN、セクタのバッファをキャッシュリストの先頭へ移動させる。書き込み手順の中でフラッシュROMへの書き込みを行わないのは奇妙に思うかもしれないが、キャッシュの吐き出しが起こるまで極力書き込み動作を行わない方が効率が良い。

【0101】また、ステップS1501及びステップS1601における、FATの判断であるが、ICカード等の完全に上位層（ファイルシステム）の情報を共有できないシステムでも、書き込みデータの内容を解析することでFAT領域の場所を特定できる。なぜならば、論理セクタOに相当する部分にFATの位置等の情報が格納されていることが決まっているからである。

【0102】＜フラッシュROMへの1バイトの書き込み＞フラッシュROM15に対する全ての（管理領域を含む）読み書きは、最終的に1バイトの読み書き命令によって実行される。フラッシュROM15の書き込みには、通常のPROM同様の時間がかかる。1バイトの書き込みが終了するまでは、同じチップへの書き込みはできない。書き込み終了信号として信号線が用意されているチップと特別な信号が用意されていないチップがある。後者の場合は、データポーリングと言う手法で書き込み終了を確認しなければならない。データポーリングとは、ベリファイに非常によく似た方法で、書き込みデータと読み出しデータが一致するまで待つビジー制御方法である。

40 【0103】信号線によって書き込み終了を知ることが出来る場合は、CPU5への割り込みと併用して書き込み待ち中のCPUタイムを別のタスクへ割り当てることができる。

【0104】上述のように、信号線が無いチップの場合は、データポーリングを行わなければならない。データ書き込みの効率をあげる為にはいくつかのチップに対してパイプライン的に書き込みを行い、データポーリング時間のロスを押さえなければならない。そのため、1バイトの書き込みが完了する前に次の動作へ制御を移す

が完了しているかどうかを確認するのが良い。図 1 5 は、その様子を C 言語で表現したものである。

【0105】図 1 5 の 1 行目は、データ書き込みを行う関数の入り口である。最初の引数は最後に書き込んだアドレスとデータを保存するための構造体へのポインタ、第 2 の引数は書き込むアドレス、第 2 の引数は書き込むデータである。

【0106】3 行目では、最後に書き込んだアドレスを参照してチップに書かれたデータと最後に書いたデータを比較して、両者が一致するまでループを実行する。これがデータポーリングである。前回の書き込みが完了するとこのループから抜け出す。

【0107】4 行目で新しいアドレスへ Data を書き込む。5 行目と 6 行目で、今回書いたアドレスとデータを保存する。この情報は、次のデータポーリングで利用される。

【0108】リスト 7 行目の RotateRdyQueue は、自タスクの次に実行されるべき同一プライオリティの実行可能状態のタスクへ CPU を譲るオペレーティングシステムのシステムコールである。

【0109】9 行目は読み出し関数の入り口である。第 1 の引数はアドレスとデータを保存するための構造体へのポインタ、第 2 の引数は読み出すアドレスである。この関数は上位のプログラムに対して第 2 の引数で指定されたアドレスに格納されたデータを返す。

【0110】11 行目では、もし読み出そうとしたアドレスが最後に書き込んだアドレスなら戻す値は最後に書き込んだデータなので構造体の中に保存された情報を返す。12 行目は 3 行目と同じようなデータポーリングである。データポーリングに成功しないと同一チップの別のアドレスを読むことができない。データポーリングが終わって 13 行目で指定したアドレスの内容を戻している。

【0111】1 チップへの書き込みを以上の様な構成にしておけば、チップ数と書き込みタスクを増やすだけで確実に見かけ上の書き込み速度を向上させることができる。また、全体のスループットを上げる為にわざとチップ数分のセクタバッファを用意（2 チップなら 2 セクタ）して書き込む内容がバッファに溜まるまで処理しないようにすると効果がある。

【0112】図 1 5 のプログラムの特徴的なところは、データポーリングをデータ書き込み直後に行うのではなく、次の書き込みの前に行うことである。そのために前回書いたアドレスとデータを保存しておく RAM 領域をチップごとに確保し構造体「struct DEV」として格納しているのである。

【0113】図 3 9 は、本実施形態におけるフラッシュ ROM への 1 バイトデータの書き込み手順を表すフローチャートである。本フローチャートは、1 つのフラッシュ

チップ S 2 6 0 1 では、前回の書き込み処理が完了したか否かを判断する。前回の書き込み処理が終了していなければステップ S 2 6 0 4 へ進み、そのまま他のタスクへ制御を移す。

【0114】一方、前回の書き込み処理が終了していれば、次の書き込みデータを準備し、これを DRAM 1 4 へ保存する。上述のステップ S 2 6 0 1 における書き込み終了の判断は、フラッシュ ROM に書き込まれたデータと、このステップ S 2 6 0 2 で保持されたデータとの比較によって行われる。

【0115】続いて、ステップ S 2 6 0 3 において、データの書き込みを開始する。以上のような処理によれば、複数のフラッシュ ROM チップに対して、複数のタスクで書き込みを行うような場合に、いわゆるラウンドロビン方式を適用した書き込み処理が可能となり、複数の ROM チップに対して効率良くデータの書き込みが行える。なお、マルチタスクの管理プログラムは、上述の ROM 1 3 に格納されている。組み込みタイプのリアルタイム OS としては、VxWorks（商標）や pSOS（商標）等が市販されており、ROM 1 3 にこれらのようなリアルタイム OS が格納されている。

【0116】＜フラッシュ ROM 書き込み電源の共有化＞データの書き込みや消去の際に PROM 同様に 12 V 等の特別な書き込み電圧を必要とするチップや、書き込み電圧を与えることで書き込みが高速になるチップがある。この様なチップを使用する場合に専用の DC/DC コンバータ等の電圧発生部を設けると電子カメラのコストアップにつながる。ところが、従来よりカメラにはストロボの充電や、機構部分や CCD の駆動等、特別な電圧が必要な部分があり DC/DC コンバータ等を搭載している。そこで、フラッシュ ROM の書き込み電圧とストロボ充電やメカ駆動を時分割多重で行うことで、少量の DC/DC コンバータでシステムを構築でき、システムのコストを押さえることができる。

【0117】図 1 6 は、DC/DC コンバータの出力容量を越えない様に電源を管理するプログラムを C 言語で表現したものである。Line 1 ~ 6 が 1 ステップのズームアップ関数で、Line 7 ~ 13 がフラッシュ ROM へ 1 セクタ書き込む書き込み関数である。ズームアップ関数は Line 3 で DC/DC コンバータの資源管理用のセマフォ“SemDCDC”を獲得して、モータを 1 ステップ動かす関数を Line 4 で呼び出す。モータ駆動が終わると DC/DC コンバータの資源管理用のセマフォ“SemDCDC”を開放する。セマフォはマルチタスクのオペレーティングシステムで資源を管理する為の一般的な方法であり、多くのオペレーティングシステムがシステムコールとして用意している。

【0118】即ち、Line 3 で既に“SemDCDC”が他のタスクによって使用されていたとすると、他

ズームアップをしようとしたタスクの実行が保留される。

【0119】書き込み関数はLine 9でセマフォ“SemDCDC”を獲得し、フラッシュROMへ1セクタのデータを書き込む。Line 11でデータポーリングを行い最後の書き込みが終了したことを確認したら、Line 12でセマフォ“SemDCDC”を開放する。このようにプログラムを構成すれば、ズームアップとフラッシュROMの書き込みを同時に行うことはなくなる。ズームは1ステップ単位であり、書き込みはセクタ単位なので非常に短い保留時間の後に必ず電源を獲得できる。

【0120】図16について更に説明すると、図16のLine 1はズームアップする関数の入り口である。本関数には引数はない。Line 3で電源の使用権利として宣言したSemDCDCの権利を一つ獲得する。この時、使用権利が1つもなければこの関数を呼び出したタスクの実行は保留される。電源の使用権利を別のタスクが解放すればZoomUpを呼び出したタスクが再び実行可能状態に戻る。そして、Line 4のモーターを動かす関数を呼び出すことができる。そして、Line 5で、電源使用権利を返却してこの関数の仕事は終了する。Line 7は1セクタのデータをEEPROMに書き込む関数の入り口であり、Line 9で電源利用権利を獲得してLine 12で返却している。

【0121】図40は、上述した電源の共有手順を説明するためのフローチャートである。同図において、ステップS1701で、電源コントローラ9によるDC/DCコンバータ8の出力電力の供給が解放されたか否かを判断する。ステップS1702では、電源確保のための指示の内容を解析し、この指示結果に従って、ステップS1703、1705、1707、1709のいずれかに分岐する。

【0122】指示の内容が、CCD駆動電力の供給であれば、ステップS1703へ進み、CCD2に対してCCD駆動のための電力を供給する。そして、ステップS1704にて、CCD駆動の終了（即ち撮影動作の終了）を検出すると、ステップS1711へ進み、電源の解放を行う。また、ストロボの充電要求であれば、ステップS1705へ進み、電源コントローラ9に対してストロボ21に対する充電電力を提供させる。そして、ステップS1706でストロボの充電を完了したら、ステップS1711へ進み、電源の解放を行う。なお、充電の電力供給は、所定時間の充電を行う毎に他の電源供給のために電源を解放する。即ち、ストロボ21への充電を管理するプログラムは別個に所定のタスクに存在し、充電の完了はそのタスクによって管理される。

【0123】指示の内容が、ズーム機構の駆動であれば、ステップS1707へ進み、ズーム機構の駆動系

8で、1ステップのズーム動作を終えたらステップS1711へ進み、電源を解放する。更に、指示の内容がフラッシュROMへの書き込みであれば、ステップS1709へ進み、フラッシュROM15への書き込み電力を供給する。1セクタ分の書き込みが終了したら、ステップS1710からステップS1711へ進み、電源を解放する。

【0124】なお、ステップS1704、1706、1708、1710において、各動作の終了を待つが、この待ちループにおいて、他のタスクへの制御が移り、マルチタスク処理が遂行される。この管理処理は、各タスクから随時起動が可能であり、複数のタスクで同時に起動される可能性もある為、ステップS1701で電源解放のチェックを行っている。

【0125】以上の図40のフローチャートによれば時分割で電源を利用することが可能となる。しかしながら、すべてのシステム（CCD/ストロボ/ズーム/フラッシュROM）が依存しあつた1つのプログラムである。このようなソフトウェアを開発すると、開発/デバッグ/メンテナンスのコストが大きくなり、拡張性や柔軟性を保つのが難しくなる。

【0126】そこで、電源を1つの資源に見立ててOSの提供する資源管理機能を用いることで開発効率を向上させることができる。そこで上述のセマフォによる資源管理を行う。即ち、CCDの駆動部、ストロボの駆動部、ズームの駆動部、フラッシュROMの駆動部のそれぞれの制御プログラムが、電源という資源（セマフォ）を獲得、解放することで、時分割された電源の割当てが行える。

【0127】図48は本実施形態による電源の時分割利用を説明する図である。同図に示されるように、あるタスクA（例えばCCD）によって電源要求が発生したとき、電源セマフォが解放された状態にあれば、そのセマフォを獲得して、電源を占有する（ステップS2001～S2003）。続いてステップS2004において、当該電源よりの電力供給を得て所定の処理を行うと、ステップS2005へ進んでセマフォを解放する。

【0128】一方タスクAより遅れて電源獲得を要求したタスクBでは、ステップS2011における電源要求ではセマフォを獲得できず、ステップS2012により、セマフォの解放待ちとなる。そして、タスクAよりセマフォが解放されると、このセマフォをタスクBが獲得して、電源を占有する（ステップS2013）。その後タスクBで所定の処理を実行し（ステップS2014）、電源を解放する（ステップS2015）。

【0129】以上のようなセマフォによる電源資源の管理により、電源の時分割利用が可能となる。

【0130】なお、図48によれば、電源資源の利用権利を示すセマフォが一つしかないが、複数個のセマフォが存在するようにしても良いことは言うまでもない。

7は、本実施形態のリブートからサービスの開始までの動作手順を表わすフローチャートである。ステップS101でシステムがリブートすると、ステップS102でフラッシュROM15の管理領域をスキャンし、DRAM14上に記憶場所管理テーブル140を作成する。また、この処理と並行して、DRAM14上の未使用セクタカウンタ、使用済セクタカウンタ、使用中セクタカウンタへ、それぞれの状態に対応するセクタがいくつ有るかを数え、セットする。このカウンタは、後にフラッシュROM15に対して操作を行ったときに更新され、記憶効率を判断するのに用いられる。その後、ステップS103へ進み、各種のサービスを開始する。

【0132】図18は、指定セクタの読み出しサービスの手順を表わすフローチャートである。まず、ステップS201でNセクタの読み出しを開始する。ステップS202では、Nセクタをロックする。セクタのロックはロック変数を使って行う。このロック変数は、記憶場所管理テーブル140で各セクタの記憶場所とともに管理される。ステップS202では、セクタが既に他のタスクによってロックされている場合、他のタスクによってアンロックされるのを待ち、他のタスクによってアンロックされた後で当該セクタのロックを行う。ロックしたセクタはステップS206でアンロックするまでの間、自タスクによって占有することが出来る。

【0133】ステップS202で論理セクタをロックすると、ステップS203で記憶場所管理テーブルを参照して、当該セクタに有効なデータ記憶されているかどうかを確認する。有効なデータが記録されて無ければ、ステップS204へ分岐する。ステップS204では、ダミーのデータ（例えば全部0など）をセクタの内容として読み出す。ステップS203で有効なデータが格納されていると判断された場合は、ステップS205へ分岐する。ステップS205では記録場所管理テーブルの値を元にフラッシュROM（または主記憶）からデータを読み出す。

【0134】ここで、ガベージコレクションを実行中でNセクタが主記憶（DRAM14）へ退避されていた場合は、記憶場所管理テーブルのポインタは主記憶をポインティングとしている。また、図中点線で囲んだ部分はNセクタを占有している期間である。この様なロック機構によって1つのセクタ操作の安全性を保証している為、ガベージコレクションの途中でも操作中でないセクタを自由に読み出すことが可能となっている。

【0135】図19は論理セクタの書き込みサービスの手順を表わすフローチャートである。ステップS301でNセクタの書き込みを開始する。ステップS302でステップS202と同様に、論理セクタのロックを行う。

【0136】次に、ステップS303で、記憶場所管理

れているかどうかを判断する。有効なデータが記録されていればステップS304へ、記録されていないならばステップS305へそれぞれ分岐する。ステップS304では、それまで有効なデータとして記録されていたフラッシュROM（または主記憶）のデータを破棄する。ステップS304におけるデータ破棄の処理は、図21のフローチャートを用いて詳しく説明を加える。ステップS304の後ステップS305へ制御が移る。

【0137】ステップS305では、フラッシュROM15においてNセクタを書き込むための記憶領域を獲得する。ステップS305における記憶領域の獲得手順は図23を用いて詳しく説明を加える。ステップS305で正常に記憶領域の獲得に成功すれば、ステップS308へ制御を移す。ステップS308では獲得したフラッシュROM15の領域へNセクタのデータを書き込む。

【0138】一方、ステップS305でフラッシュROMに記憶場所が無い場合、即ち記憶領域の獲得に失敗した場合はステップS306へ分岐する。ステップS306はデータの退避用に主記憶を獲得する。主記憶の領域確保はオペレーティングシステムが提供するメモリ管理機能によって行う。これはC言語でalloc関数に相当する機能である。そして確保した領域を片方向線形リスト構造によって管理する。

【0139】図20は主記憶上に獲得した退避データリストの様子である。（a）は退避データリストにデータが無い状態であり、リストには、END_OF_LISTが代入されている。（b）は退避データリストに、セクタ番号3, 20, 221の各セクタの内容が退避されている状態である。

【0140】ステップS309で、記録場所管理テーブルを更新する。ここで、記録したフラッシュROM（または主記憶）へのポインタが代入される。ステップS310で論理セクタのアンロックを行う。図中点線で囲まれた期間その論理セクタを占有できる。ステップS311で記憶効率の評価を行う。記憶効率の評価手順については、図21のフローチャートを用いて詳しく説明を加える。記憶効率の評価の結果、記憶効率が悪化した場合は、ステップS312へ制御を移す。ステップS312では上述したガベージコレクションを行う。ガベージコレクションについては、図24のフローチャートを参照して詳しく説明を加える。ステップS313でNセクタの書き込みが終了してメインのルーチンへ復帰する。

【0141】なお、記憶場所管理テーブルに納められるのは、記憶場所のポインタ（バス空間上のアドレス）である。図20の（b）の主記憶に待避されたデータの「次のデータへのポインタ」の次のフィールド（図中ではすぐ下に示されている）からは、図10の左側にあるフラッシュROM上のデータ構造と互換性がある。記憶場所管理テーブルに納められるのはこの互換部分へのポ

の読み出しプログラム側でフラッシュROMと主記憶を単一のアルゴリズムで扱うことが可能となる。

【0142】次に、指定されたセクタの記憶を破棄する手順（上述のステップS304）を説明する。図21は、記憶を破棄する手順を表わすフローチャートである。

【0143】ステップS401で指定領域の記憶破棄を開始する。ステップS402では、指定されたセクタを記憶する領域が主記憶上にあるかどうかを判断する。主記憶上にあるならステップS405へ分岐する。ステップS405で待避セクタリスト（本例では、図20で示した片方向線形リスト）から指定領域を削除する。

【0144】片方向線形リストからの指定領域の削除手順は、まずリストの先頭から検索方向順にリストをたどり、ポインタが自分をポインティングしている項を検出する。そして、この検出された項のポインタに現在自分がポインティングとしている値を代入することで実現する。そして、ステップS406で、リストから削除した主記憶領域をオペレーティングシステムへ返却する。オペレーティングシステムへの記憶領域の返却はC言語のfree関数に相当する機能である。

【0145】一方、ステップS402で指定された領域が主記憶上でない（すなわちフラッシュROM上）ならステップS403へ分岐する。ステップS403では、指定されたフラッシュROM上のセクタの管理フラグを“使用済”へ変更する。これは、使用済みフラグをTRUEにセットすることで達成される。ステップS404では主記憶上の未使用セクタカウンタの値を1つ減少させる。ステップS407で復帰する。

【0146】次に、記憶効率の評価手順（ステップS311）について説明する。図22は、記憶効率の評価手順を表わすフローチャートである。

【0147】ステップS501で記憶効率の評価を開始する。ステップS502では、主記憶に設定された未使用セクタカウンタの値と使用済セクタカウンタの値を比較する。ここで、使用済セクタカウンタの値が未使用セクタカウンタの値に対して同じか上回った場合、上位プログラムに対して記憶効率の悪化をレポートする様に構成している（ステップS502、S504）。また、未使用セクタカウンタの値が使用済セクタカウンタの値よりも大きければ、評価結果を正常とし、正常復帰する（ステップS503）。

【0148】次に、フラッシュROMの記憶領域の獲得手順（ステップS305）について説明する。図23はフラッシュROMの記憶領域の獲得手順を表わすフローチャートである。

【0149】ステップS601でフラッシュROMの記憶領域の獲得を開始する。ステップS602で未使用セクタの検索権利を獲得する。ここでは、オペレーティン

セクタの検索権利を管理している。ここでは、ステップS602からステップS609／ステップS611までの点線で囲まれた処理期間だけ未使用セクタの検索権利を独占出来る。複数のタスクが同時に同一領域を獲得する様な事態を防ぐ為のしくみである。

【0150】ステップS603でフラッシュROMの最初のセクタへポインタを移動する。ステップS603でそのセクタの管理フラグ（使用中フラグ、使用済みフラグ）を参照して、当該セクタの使用状態を判断する。使用済みか使用中ならステップS605へ分岐する。ステップS605で現在ポイントしているセクタが最後のセクタならステップS611へ分岐する。この場合、使用可能な領域がフラッシュROM15に存在しないことになるので、ステップS611で未使用セクタの検索権利を開放した後、ステップS612で異常復帰する。また、ステップS605で現在ポイントしているセクタが最後のセクタでなければ、ステップS606へ分岐する。ステップS606では、ポインタを次のセクタへ移動させてからステップS604へ戻る。

【0151】ステップS604ポインタの示すセクタの管理フラグが未使用となっていればステップS607へ分岐する。ステップS607では、フラッシュROMの管理フラグを“使用中”へ変更する（使用中フラグをTRUEにする）。そして、ステップS608で、主記憶に設けた未使用セクタカウンタの値を1つ減少させる。この場合は、フラッシュROMへの記憶領域の獲得に成功しているので、ステップS609で未使用セクタの検索権利を開放し、ステップS610で正常復帰する。

【0152】次に、ガベージコレクション（ステップS312）の手順について説明する。図24はガベージコレクションの手順を表わすフローチャートである。

【0153】ステップS701でガベージコレクションを開始する。ステップS702では、整理対象のイレースブロック（以後、整理対象ブロック）を選出する。整理対象ブロックの選出手順については、図25のフローチャートを用いて詳しく説明を加える。ステップS703では、整理対象ブロックの未使用セクタを使用済化する。この使用済化の手順については、図26のフローチャートを用いて詳しく説明を加える。ここで、最初に整理対象ブロック内の未使用セクタを使用済化させる目的は、ガベージコレクション中であっても、他のタスクが整理対象ブロック内のセクタを含むセクタへの読み書きが可能な構成となっており、ガベージコレクション中に他のタスクによって整理対象ブロック内のセクタへ新たなデータが書き込まれることを防止する為である。

【0154】ステップS704では、整理対象ブロック中の使用中セクタを他の記憶領域（即ち、他のイレースブロック）へ移動させる。使用中セクタを他の記憶領域へ移動させる処理については、図27のフローチャート

【0155】続くステップS705では、使用中セクタの移動を終了した整理対象ブロックの消去を実行する。整理対象ブロックを消去する手順については、図28のフローチャートを参照して詳しく説明を加える。なお、この整理対象ブロックの消去において、消去回数カウンタ152の内容を主記憶にコピーしておく。ステップS705における整理対象ブロックの消去を終えると、ステップS706で主記憶に退避したデータをフラッシュROMの当該イレースブロックの消去回数カウンタへ戻す。そして、ステップS707でガベージコレクション

10 から復帰する。
【0156】次に、ガベージコレクションにおける整理対象ブロックの選出手順（ステップS702）について説明する。図25は整理対象ブロック選出する手順を表わすフローチャートである。

【0157】まず、ステップS801で整理対象ブロックの選出を開始する。ステップS802で評価ポインタに最初のイレースブロックをセットする。同様に、ステップS803で、整理対象候補ポインタを最初のイレースブロックにセットする。

【0158】次に、ステップS804で、評価ポインタの示すイレースブロックに使用済セクタが含まれているかどうかを判断する。使用済セクタが含まれていなければステップS804、ステップS805をスキップしてステップS807へ制御を移す。

【0159】一方、ステップS804で評価ポインタの示すイレースブロックに使用済セクタが含まれている場合には、ステップS805へ制御を移す。ステップS805では、整理対象候補ポインタの示すイレースブロックの消去回数カウンタの値と評価ポインタの示すイレースブロックの消去回数カウンタの値を比較する。もし評価ポインタの示すイレースブロックの消去回数の方が少な

ければステップS806へ制御を移す。ステップS806では、整理対象候補ポインタへ評価ポインタを代入する。一方、ステップS805でもし評価ポインタの示すイレースブロックの消去回数のほうが多ければそのままステップS807へ制御を移す。
【0160】ステップS807で評価ポインタが最後のイレースブロックを示しているかどうかを判断する。もし最後のイレースブロックでなければ、ステップS808で評価ポインタを次のイレースブロックへ移動させた後、ステップS804へ戻る。以上のように、ステップS804～S808の処理を繰り返すことで、整理対象候補ポインタは、使用済みセクタを含み、消去回数の少ないイレースブロックを示すようになる。

【0161】ステップS307で評価ポインタが最後のイレースブロックを示している場合はステップS809へ分岐する。ステップS309ではガベージコレクション処理（図24の処理）に復帰する。この時点の整理対

て選出される。

【0162】次に、選択された整理対象ブロック内の未使用セクタを使用済み化する処理（ステップS703）について説明する。図26は、整理対象ブロックの未使用セクタを使用済み化する手順を表わすフローチャートである。

【0163】ステップS901で処理を開始する。ステップS902で、整理対象ブロックの最初のセクタへポインタを移動させる。次に、ステップS903で、未使用セクタの検索権利を獲得する。これは、図23のフローチャートのステップS602と同様の効果があり、ステップS908までの点線で囲まれた間、未使用セクタの検索権利を独占する。即ち、整理対象ブロックの全セクタを対象にスキャンして未使用セクタを使用済セクタへ変更するまでの間、他のタスクが未使用セクタの検索をすることを禁止する。しかし、管理フラグのみの操作で未使用セクタを使用済セクタへ変更するので、検索権利の独占時間は短く、全体のスループットが低下することはない。

20 【0164】ステップS904で、現在のポインタが示すセクタが未使用セクタかどうかを判断する。もし未使用セクタならステップS905へ分岐する。ステップS905でその記憶を廃棄する。ステップS905の処理手順は図21のフローチャートで説明した通りである。この処理により、未使用セクタが使用済みセクタに変更される。ステップS906では、ポインタが整理対象ブロックの最後のセクタを示しているかどうかを判断する。最後のセクタを示していればステップS908へ、そうでないならステップS907へ分岐する。ステップS907ではポインタを次のセクタへ移動させてステップS904へ制御を戻す。

30 【0165】また、ステップS906でポインタが整理対象ブロック最後のセクタならステップS908で未使用セクタの検索権利を開放し、ステップS909でガベージコレクション処理（図24のフローチャート）へ復帰する。

【0166】次に、整理対象ブロックの使用済セクタを他のイレースブロックの未使用セクタへ移動する処理（ステップS704）について説明する。図27は、整理対象ブロックの使用済セクタの移動手順を表わすフローチャートである。

【0167】ステップS1000で処理を開始する。ステップS1001で整理対象ブロックの最初のセクタへポインタを移動させる。以下のステップS1002～S1012では、ポインタが指し示すセクタについて処理を行う。

【0168】ステップS1002で当該セクタの管理フラグ（使用中フラグ、使用済みフラグ）を判断する。ステップS1002で管理フラグの値が「使用中」となっ

となっていたらステップS1012へ制御を移す。ステップS1003で、論理セクタをロックする。ロックしたセクタはステップS1011でアンロックされるまでの間、自タスクで占有される。

【0169】ステップS1004では記憶領域を獲得する。ステップS1004における記憶領域の確保の手順は、図23のフローチャートで説明した通りである。ここで、整理対象ブロック内の各セクタは上記ステップS703の処理で、全て使用済み化されているので、確保される記憶領域は整理対象ブロック以外のイレースブロックとなる。

【0170】記憶領域の獲得に成功すると、処理はステップS1008へ進む。ステップS1008では、獲得した領域へ当該セクタのデータをコピーする。そして、セクタの移動に従って、ステップS1009で記憶場所管理テーブル140を更新する。

【0171】一方、ステップS1004で記憶領域の獲得に失敗した場合は、ステップS1005へ分岐する。ステップS1005では、データ退避用の記憶領域を主記憶（DRAM）より獲得する。データ退避用記憶領域の獲得は図19のフローチャートのステップS306で説明した通りである。ステップS1006では、獲得した領域へ当該セクタのデータをコピーする。そして、ステップS1007で記憶管理テーブルを更新する。ステップS1010で元の記憶を廃棄する。即ち、ポインタの指し示すセクタの使用済みフラグをTRUEにセットする。そして、ステップS1011で当該論理セクタをアンロックする。

【0172】ステップS1012で、ポインタの指し示すセクタが、整理対象ブロックの最後のセクタかどうかを判断する。最後のセクタであればステップS1014へ、最後のセクタでなければステップS1013へそれぞれ分岐する。ステップS1013では、ポインタを次のセクタへ移動させて、ステップS1002へ戻り、次のセクタについて上述の処理を繰り返す。また、ステップS1014では、整理対象ブロック内の全てのセクタについて処理を終えているので、ガベージコレクション処理（図24のフローチャート）へ復帰する。

【0173】次に、整理対象ブロックの消去処理（ステップS705）について説明する。図28は、整理対象となったイレースブロックの消去手順を表わすフローチャートである。

【0174】ステップS1101で処理を開始する。ステップS1102で整理対象ブロックの消去回数カウンタを主記憶へコピーする。ステップS1103では整理対象ブロックの消去を実行する。ステップS1104では、主記憶へコピーした消去回数カウンタの値を1増加させた値をフラッシュROMへ書き込む。即ち、当該整理対象ブロックの消去カウンタの値を、消去処理前の値

ージコレクション処理（図24のフローチャート）へ復帰する。

【0175】上記図24で示されるガベージコレクション処理は、極力フラッシュROMを用いた処理であり、退避データの安全性が高い。しかしながら、上述の＜未使用セクタが無い場合＞の項で説明したように、積極的に主記憶（DRAM14）を用いて使用中セクタのデータを待避し、複数のイレースブロックを消去すると消去処理の効率がよい。但し、DRAM14にデータを待避するので、待避中のデータに関して安全性が低下する（例えば電池が外れて電源供給が停止するとDRAMに待避したデータが失われることになる）。そこで、電源の種別を判断し、供給電源が電池の場合は待避データの安全性を重視し、ACアダプタの場合は電源供給が停止する危険性が少ないので消去処理の効率を重視するように構成してもよい。この場合の処理について図36を参照して説明する。

【0176】図36は、電源種別に基づいてガベージコレクション処理を切り換える場合の処理手順を説明するフローチャートである。同図において、図24のフローチャートで示される処理と同じ処理を行うステップについては同一のステップ番号を付し、ここでは詳細な説明を省略する。

【0177】ステップS1300においてガベージコレクション処理が起動されると、ステップS1301へ進み、当該装置への電源供給の形態を判断する。ここでは、図1の電源コントローラ9が、電源の供給元が電池7であるかACアダプタ23であるかを判断し、CPU5に通知する。電源種別が電池7であった場合は、ステップS1304へ進み、上述の図24で示したガベージコレクション処理を実行する。

【0178】一方、ステップS1301において電源種別がACアダプタであった場合は、ステップS1302へ進む。ステップS1302では、図24のステップS702、S703、S704に相当する処理を実行し、選出した整理対象ブロック内の未使用セクタの使用済み化と使用中セクタの待避を行う。そして、ステップS1303において、主記憶（DRAM14）にセクタの待避を行うのに十分な空き領域があるか否かを判断し、十分な空き領域があればステップS1302へ戻る。ステップS1302では、前回の整理対象ブロックとは別の整理対象ブロックを選出して、上述の処理を繰り返す。

【0179】DRAM14上に十分な空き領域が無くなると、ステップS1303からステップS1304へ進み、上述の処理で選出された整理対象ブロックの消去を行う。そして、ステップS706で主記憶に待避したデータをフラッシュROM15に戻して本処理を終了する。

【0180】以上のように、図36の処理によれば、電

空き容量を積極的に利用してデータの待避を行い、複数の整理対象ブロックを選出して、一括して消去処理を行うことができ、消去処理の効率が向上する。

【0181】なお、上記の処理では、電源種別に基づいて自動的にガベージコレクションの形態を切り換えるが、コントロールパネル12の操作により、マニュアルで切り換えるようにすることもできることはいうまでもない。

【0182】次に、基本サービスの一つである論理セクタの解放手順について説明する。図29は、論理セクタの解放手順を表すフローチャートである。

【0183】ステップS1201でNセクタの解放を開始する。ステップS1202でNセクタをロックする。この結果、ステップS1205でアンロックされるまでの間、自タスクで論理セクタを占有出来る。続いて、ステップS1203で当該セクタの記憶を廃棄する。この記憶の廃棄処理については、図21のフローチャートで説明した通りである。ステップS1204では、DRAM14の記憶場所管理テーブル140へ“不在”値を代入する。ステップS1205では、論理セクタをアンロックし、ステップS1206で復帰する。

【0184】例えばMS-DOS（商標）等の一般のファイルシステムでは、ファイルの消去に際しては、当該ファイルに属するセクタをFATにおいて上書き可能とするのみで、各セクタを解放するということは行われないう。よって、このようなファイルシステムに本実施形態のフラッシュROM管理システムを適用すると、ファイルシステム上では無効となったデータが、有効なセクタとして残されてしまうことになり、ガベージコレクション等の効率を低下させることになる。よって、ファイルシステムの指示（例えばファイル消去）に基づいて不要となったセクタを検出し、これを解放するように構成すれば、ガベージコレクションの効率をより向上させることができる。

【0185】図37は、ファイルシステムよりファイル消去が指示された場合の、不要セクタの解放手順を表すフローチャートである。同図において、ステップS1401でファイルシステムよりファイル消去の指示があったか否かを判断する。ファイル消去の指示があった場合は、ステップS1402へ進み、消去すべく指示されたファイルに含まれるセクタを抽出する。セクタの抽出は、FATを参照することで抽出できる。そして、ステップS1403で、先のステップS1402で抽出された各セクタについて、上記図29のフローチャートで説明したセクタの解放処理を実行する。

【0186】〔実施形態2〕次に実施形態2について説明する。

【0187】＜ディスクコントローラエミュレーション＞上述の実施形態1で説明したフラッシュROMの記憶

良く似ている。従って、ディスクコントローラのエミュレーション機能を備えたシステムに組み込むことで、ディスクコントローラとディスク媒体をディスクコントローラエミュレーションと本実施形態の記憶管理システム（あるいは本実施形態の記憶管理システムを組み込んだICカード）へ置き換えることが可能となる。近年PCMCIAに代表されるICカードが普及しているが、ICカードへディスクコントローラエミュレーション機能と上記実施形態1の記憶管理システムを組込むことにより、リムーバブルな記憶媒体として利用することが可能となる。第2の実施形態では、実施形態1の記憶管理システムをICカードへ組み込んだものについて説明する。

【0188】図30は実施形態2におけるICカードの構成を表すブロック図である。同図において、200はICカード全体を示す。201はマイクロコンピュータであり、ディスクコントローラエミュレーション及び記憶管理を行う。202はROMであり、マイクロコンピュータ201のプログラムを格納する。203はRAMであり、マイクロコンピュータ201の主記憶として機能する。204はフラッシュROMであり、上記実施形態1で説明した記憶管理システムによってデータを蓄積する。即ち、フラッシュROM204は、図4で説明した管理領域とデータ領域とで管理される。

【0189】205はコマンド／データ・ラッチ部であり、ホスト装置より受信した外部バスからのコマンドとシリンダ番号等を保持する。206はFIFOメモリであり、先入れ先出し方式でデータの入出力を行う。207はタプルROMであり、当該カードの特徴等を記憶しており、外部バスからのみ読み出しができる。

【0190】上述の各構成の機能は、以降の動作説明でより明らかとなる。

【0191】図31は、本実施形態2のICカードを利用する為のホストシステムの簡単なブロック図である。同図において、301はホストシステム側のマイクロコンピュータである。302はカードインターフェースであり、ホストシステムの内部バスとICカード200の外部バスを接続する。なお、カードインターフェース302は、ICカード200への電源供給を行うための電源供給線や、ICカード200からの割り込み要求（IRQ出力）を受け付けるための信号線も備えている。

【0192】図32は、図31のホストシステムがICカードを接続する際の手順を示すフローチャートである。ステップS4100で処理を開始すると、ステップS4101でICカードへの電源供給を開始する。ステップS4102では、ICカード200内のタプルROM7から、タプル形式で格納されているデータを解析する。タプルROM7の内容を解析することで、接続されているICカードの特徴が分かる。

【0193】ステップS4103では、ステップS41

Cカードが内部バスへ接続可能かどうかを判断する。そして、接続可能ならステップS4104へ、接続不可能ならステップS4105へとそれぞれ分岐する。ステップS4104では、ICカード側のバスをホストの内蔵バスのメモリ空間とIO空間へマッピングする。この時点でホスト装置のバスの空間にディスクコントローラが有るのと同じ状態になる。

【0194】図33はICカード200内のマイクロコンピュータ1のメインシーケンスを示すフローチャートである。ステップS4201でICカードの電源が投入されると、ステップS4202で記憶管理システムの初期化を行う。即ち、フラッシュROM204の全イレースブロックの論理セクタの状態を一旦読み出し、読み出した情報に従って主記憶用のRAM203へ記憶場所管理テーブルを作成する。ステップS4203で主記憶上のコマンドバッファとしてリング状のバッファを用意して初期化し、割り込み処理を許可する。この処理以降割り込みルーチンの動作が始まる。

【0195】割り込みルーチンのシーケンスを図34のフローチャートに示す。割り込みルーチンの動作を理解した方が、図33のフローチャートの説明が容易となる為、ここで図34のフローチャートについて説明を行う。

【0196】ホストシステムがコマンド/データ・ラッチ205へのコマンドのアドレスへコマンドを書き込むと、コマンド/データ・ラッチ205からマイクロコンピュータ201へ割り込みが発生する。コマンド/データ・ラッチ205は、ホストバスとICカード内部のバスのIOアドレス空間にマッピングされていて、コマンド/データはそれぞれ図35に示すようにIOアドレスが割り振られている。図35は、本実施形態のコマンド/データ・ラッチにおけるIO割り付けを示す図である。本例では、図35中のCommandのアドレスにコマンド（例えばデータの読出しを指示するReadSector(s)）を書き込むことでマイクロコンピュータ201へ割り込みが発生する。

【0197】割り込みが発生すると、マイクロコンピュータ201のソフトウェアは、図34のフローチャートのステップS4301へ制御を移す。ステップS4302では、コマンド/データ・ラッチ205に書き込まれたデータを読み出して、主記憶上のリングバッファへデータを格納する。ステップS4303で割り込みルーチンを終了して図33のフローチャートへ復帰する。

【0198】図33のフローチャートの説明に戻る。ステップS4204でマイクロコンピュータ201はコマンドバッファの状態を判断する。コマンドバッファへデータが格納されていれば、ステップS4205へ分岐し、データが格納されていなければステップS4213へ分岐する。ステップS4213ではCPUを休止状態

令の実行を休止して消費電流を減らす機能を備えているが、本実施形態のCPUもこの種の機能を備える。そして、IRQによる割り込み要求信号が入力されると、CPU201は休止状態から復帰して上述の割り込みルーチンを実行する。割り込みプログラムの実行が済んだ時点でステップS4213から復帰してステップS4204へ戻る。

【0199】ステップS4204でコマンドバッファへデータが格納されていると、ステップS4205へ移行する。ステップS4206では、リングバッファからデータを読み出す。ステップS4206でコマンドを解釈する。Seekコマンドの場合はステップS4207、Read Sector(s)コマンドの場合はステップS4208へ、Write Sector(s)の場合はステップS4209へ、Identify Driveコマンドの場合はステップS4210へそれぞれ分岐する。他にもコマンドがあるが本実施形態の説明上重要でないものは省き、フローチャートを簡略化している。ステップS4207～4210までのコマンドの実行を終了したらステップS4204まで戻り、上記の処理を繰り返す。

【0200】ステップS4207では、Seekコマンドを実行する。SeekといってもフラッシュROMには、ディスクデバイスと違ってヘッドが無いので、次のコマンドに備えての妥当性等をチェックするだけである。ICカードのサポートするヘッド数を超えるヘッド位置などを指定された場合は、ディスク装置同様にエラーが発生する。

【0201】ステップS4208はReadSector(s)コマンドに対する処理を行う。ReadSector(s)コマンドは、読み出すべきセクターの個数が図35のSectorCountで指定される。よって、ステップS4208では、指定された場所のセクタをSectorCount個読み出す行為を行う。本実施形態の記憶管理システムでは、リニアな論理セクタ番号を使って管理を行っているので、シリンダ/ヘッド/セクタ番号を元にリニアな論理セクタ番号を計算し、論理セクタの内容をFIFOメモリ206へ転送し、コマンド/データ・ラッチ205のSectorNumberのインクリメントも行う。FIFOメモリ206は、ICカード200の内部バスから書き込んだデータを外部バスから読み出すことができ、また外部バスから書き込んだデータをICカード内部バスから読み出す構成となったFIFOメモリである。

【0202】ここで、上述のリニアな論理セクタ番号について説明する。一般にハードディスクに対して指定する番号は、セクタ、シリンダ、ヘッドのパラメータで決まる3次元の不連続な番号である。例えば、シリンダ数が1024個、ヘッド数が16個、セクタ数が63個のハードディスクの場合、セクタ数は $1024 \times 16 \times 63 = 1032192$ 個となる。

してアクセスできると良いのであるが、上記の3つのパラメータをすべて指定してアクセスするように設計されている。例えば、シリンダ500・ヘッド16・セクタ63の次は、シリンダ501・ヘッド0・セクタ1をアクセスするといった具合である。なお、これら3つのパラメータをそれぞれの頭文字をとってCHSパラメータと呼ぶ。

【0204】MS-DOS（商標）のようなオペレーティングシステムでは、内部ではリニア（連続的）なセクタ番号を用いるが、デバイスドライバがこれをCHSパラメータに変換する。本実施形態のシステムでは、リニアなセクタ番号を用いるのでCHSパラメータの値を元にリニアなセクタ番号を求める。上記で挙げたハードディスクの場合は、

シリンダ番号×(16×63)+ヘッド番号×(63)+セクタ番号

を計算することで、リニアな論理セクタ番号が求まる。

【0205】ステップS4209はデータラッチで指定された場所のセクタヘデータを書き込む処理を行う。データは、FIFOメモリ206経由でホストシステムから受け取る。

【0206】ステップS4210は、ICカード200がどのようなハードディスクをエミュレーションしているかという情報を返す処理を行う。すなわちシリンダ数やModelNumberなどハードディスクとしてのスペックを含むデータをFIFOメモリ206へ書き込む処理を行う。

【0207】＜ファイルシステムの解析＞以上説明した様に実施形態1で説明した記憶管理システムをICカードに組み込むことで、ATAハードディスク等の置き換え用途に使用できる。しかし、ATAコマンド等のFATキャッシュやファイル消去によって生じた不要セクタの開放といった処理を行う為の情報を上位システムからもらう手法が無い。ATAコマンドの空き部分を利用してセクタの開放コマンドとキャッシュするセクタ番号指定コマンドを追加実装することで、FATキャッシュと不要セクタ解放の機能が実現できる。そして、このような機能があることを想定していない現状のMS-DOS等のシステムでも、FATキャッシュやセクタの開放を実現できた方が良いことは言うまでもない。

【0208】FATシステムは論理セクタ番号0に相当する部分にFATの場所やサイズといった情報を格納している。本実施形態では、このセクタを読むことでFATの場所やサイズを取得し、FATキャッシュの処理に利用する。同様に本来書き込みデータの内容を理解しないはずのICカードであるが、ファイルシステムの為の情報（ディレクトリエントリやFAT）を解析することでICカードが自立的に不要セクタを判断して開放する等の処理に役立てることが出来る。もちろんFATに限

のファイルシステムでも書き込むデータの内容を解析すれば、不要セクタの検出が可能である。この様に構成することでATAハードディスクのインタフェースでも、ファイルシステムの動作に合わせた最適化処理を行うことを可能にする。

【0209】上記装置の機能もしくは方法の機能によって達成される本発明の目的は、前述の実施形態のプログラムを記憶させた記憶媒体によっても達成できる。例えば、パーソナルコンピュータに、その記憶媒体を装着し、その記憶媒体から読み出した以下に説明するようなフラッシュROM管理プログラムを実行することにより、フラッシュROMをディスクシステムと同等に使用できるようになる。このための本発明にかかるプログラムの構造的特徴は、図49に示す通りである。

【0210】図49は本実施形態における記憶媒体に格納される制御プログラムの制御手順、及び本記憶媒体のメモリマップを示す図である。

【0211】図49の(a)において、350は書き込み処理であり、データの書き込み先を示す論理セクタ番号を伴う書き込み指示を受けて、複数のデータ領域のうちの一つのデータ領域にデータを書き込むと共に、該論理セクタ番号を当該データ領域に対応する管理領域に書き込む。詳細な処理手順は図19のフローチャートで説明した通りである。また、351は読出し処理であり、データの読み出し元を示す論理セクタ番号を伴う読出し指示を受けて、該論理セクタ番号が格納された管理領域を検索し、検索された管理領域に対応するデータ領域に格納されたデータを読み出す。詳細な手順は図18のフローチャートで説明した通りである。

【0212】以上の書き込み処理350及び読出し処理351は、上位のファイルシステムからの書き込み要求あるいは読出し要求に従って実行される。管理プログラム353は上位のファイルシステムからの要求を管理し、書き込み処理350、読出し処理351の起動を制御する。

【0213】また、352はガベージコレクション処理であり、整理対象のイレースブロックを選択して、選択されたイレースブロック内の有効データを待避した後に、当該イレースブロックの消去動作を実行する。ガベージコレクション処理は図24のフローチャートで説明した通りである。なお、ガベージコレクション処理は、書き込み処理350において記憶効率を評価し、その評価結果に基づいて実行される（図19のステップS311、S312）。

【0214】上記制御手順を実現するための制御プログラムは、フロッピーディスクやハードディスク、あるいはCD-ROM等の記憶媒体に、例えば図49の(b)のメモリマップに示すような構成で格納される。上記制御プログラムは、例えばパーソナルコンピュータ等の情

ロードされて、CPUにより実行される。なお、主記憶上への上記制御プログラムのロードは、LANを介して行われてもよい。

【0215】また、本発明は、複数の機器から構成されるシステムに適用しても、1つの機器からなる装置に適用してもよい。また、本発明はシステム或は装置にプログラムを供給することによって達成される場合にも適用できることは言うまでもない。この場合、本発明に係るプログラムを格納した記憶媒体が、本発明を構成することになる。そして、該記憶媒体からそのプログラムをシ10 ステム或は装置に読み出すことによって、そのシステム或は装置が、予め定められた仕方で動作する。

【0216】

【発明の効果】以上説明したように、本発明によれば、フラッシュROMにおけるデータの読み出し・書き込みの単位（記憶単位）を消去単位よりも小さくして管理することが可能となり、消去単位の大きいフラッシュROMをファイルシステムに整合させることが可能となる。

【0217】また、上記効果により、例えばBIOS用に設計された64kバイトの消去単位を有するフラッシュROMでありながら、ファイルシステムに対してハードディスク同様のサービスを提供することが可能となる。20

【0218】

【図面の簡単な説明】

【図1】実施形態1におけるカメラシステムの構成を表すブロック図である。

【図2】本実施形態の電子カメラにおけるファイルシステムの階層構造を表す図である。

【図3】デバイスドライバの管理ブロックをC言語で記述した宣言文を示す図である。30

【図4】フラッシュROM上のセクタ構造の例を示す図である。

【図5】管理領域用データと、データ領域とを分離して格納する構成を表す図である。

【図6】各フラグの状態に対応した意味を示す図である。

【図7】フラッシュROMにおけるセクタの書き換え手順を説明する図である。

【図8】本実施形態におけるフラッシュROMのガベージコレクション動作を説明する図である。40

【図9】未使用セクタが存在しない場合のガベージコレクションの動作を説明する図である。

【図10】DRAM上に作成された記憶場所管理テーブルを説明する図である。

【図11】キャッシュソフトウェアの階層的な位置付けを表す図である。

【図12】キャッシュの主記憶上のデータ構造を表わす図である。

ーチャートである。

【図14】FATキャッシュの書き込み手順を表すフローチャートである。

【図15】データ書き込み完了を確認するための動作手順をC言語で表現した図である。

【図16】DC/DCコンバータの出力容量を越えない様に電源を管理するプログラムをC言語で表現した図である。

【図17】本実施形態のリブートからサービスの開始までの動作手順を表わすフローチャートである。

【図18】指定セクタの読み出しサービスの手順を表わすフローチャートである。

【図19】論理セクタの書き込みサービスの手順を表わすフローチャートである。

【図20】主記憶上に獲得した退避データリストの様子である。

【図21】記憶を破棄する手順を表わすフローチャートである。

【図22】記憶効率の評価手順を表わすフローチャートである。

【図23】フラッシュROMの記憶領域の獲得手順を表わすフローチャートである。

【図24】ガベージコレクションの手順を表わすフローチャートである。

【図25】整理対象ブロック選出する手順を表わすフローチャートである。

【図26】整理対象ブロックの未使用セクタを使用済み化する手順を表わすフローチャートである。

【図27】整理対象ブロックの使用セクタの移動手順を表わすフローチャートである。

【図28】整理対象となったイレースブロックの消去手順を表わすフローチャートである。

【図29】論理セクタの解放手順を表すフローチャートである。

【図30】実施形態2におけるICカードの構成を表すブロック図である。

【図31】本実施形態2のICカードを利用する為のホストシステムの簡単なブロック図である。

【図32】図31のホストシステムがICカードを接続する際の手順を示すフローチャートである。

【図33】ICカード内のマイクロコンピュータのメインシーケンスを示すフローチャートである。

【図34】ICカード内のマイクロコンピュータの割り込み処理の手順を表すフローチャートである。

【図35】IOアドレスの割り付け状態を表す図である。

【図36】電源種別に基づいてガベージコレクション処理を切り換える場合の処理手順を説明するフローチャートである。

れた場合の、不要セクタの解放手順を表すフローチャートである。

【図 3 8】本実施形態における消去処理速度向上のための前処理の制御手順を表すフローチャートである。

【図 3 9】本実施形態におけるフラッシュROMへの 1 バイトデータの書き込み手順を表すフローチャートである。

【図 4 0】電源の共有手順を説明するためのフローチャートである。

【図 4 1】本実施形態におけるフラッシュROMへの制御プログラムの格納状態を説明する図である。

【図 4 2】相対アドレスで表現されたプログラムコードの一例を表す図である。

【図 4 3】図 4 2 のリロケーション情報レコードのデー

タを格納するテーブルを表す図である。

【図 4 4】図 4 1 のプログラムを主記憶の 8 7 1 0 番地へマッピングした場合のプログラムコードを示す図である。

【図 4 5】ディレクトリスロットの特徴を表す図である。

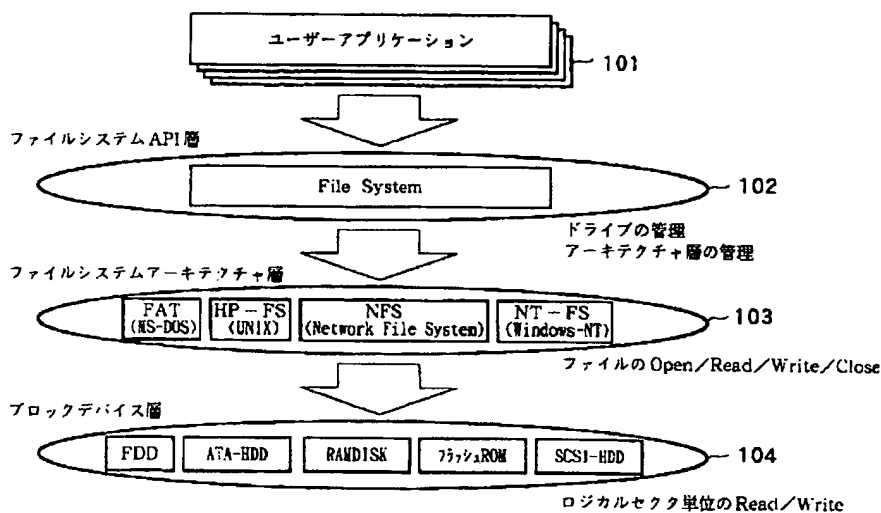
【図 4 6】図 4 5 のディレクトリスロットにおいて、FileB が削除された状態を示す図である。

【図 4 7】本実施形態のDOS互換ファイルシステムでファイルを消去した後の状態を表す図である。

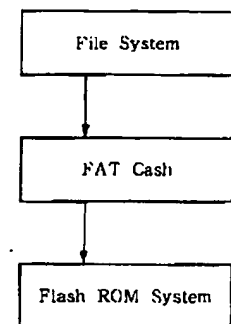
【図 4 8】本実施形態による電源資源（セマフォ）の分割利用を説明するフローチャートである。

【図 4 9】本実施形態の制御を実現する制御プログラムを提供する記憶媒体の内容を説明する図である。

【図 2】



【図 1 1】



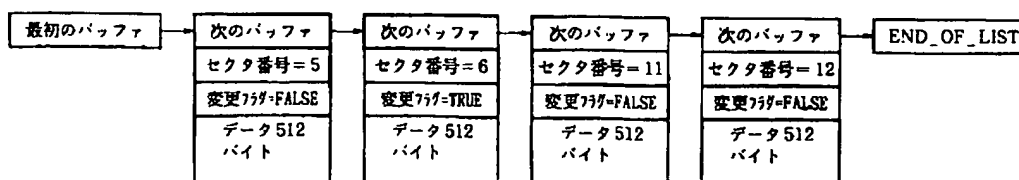
【図 3】

```

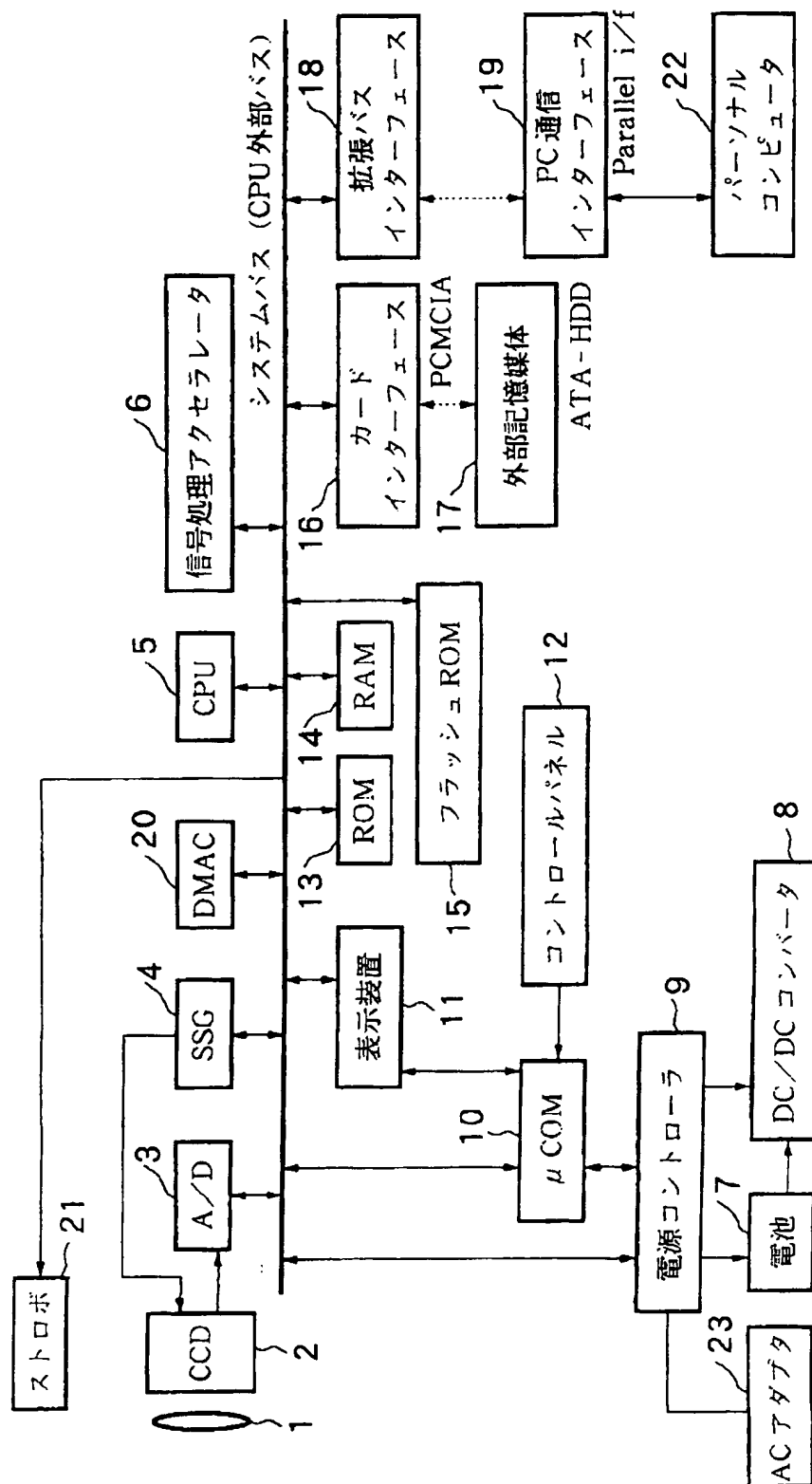
1: typedef struct DeviceTag {
2:     struct DeviceTag *Next;
3:     char DevName [32];
4:     int (* InitDev) (void);
5:     int (* Shu:Down) (void);
6:     int (* ReadSector) (long lsect, long nsect, char * buffer);
7:     int (* WriteSector) (long lsect, long nsect, char * buffer);
8:     int (* ReleaseSector) (long lsect, long nsect);
9: } Device;

```

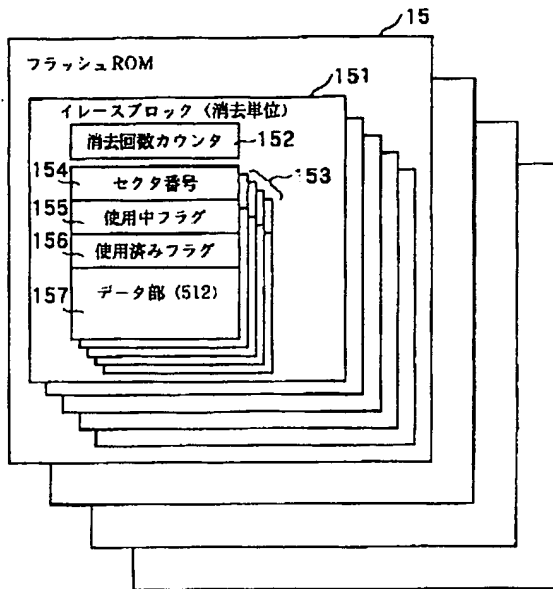
【図 1 2】



【図 1】



【図 4】



【図 15】

```

1: void WriteByteEEP (struct DEV *Dev, char *Address, char Data)
2: {
3:     while (*Dev -> Address != Dev -> Data) :
4:         *Address = Data :
5:         Dev -> Address = Address :
6:         Dev -> Data = Data :
7:         RotateRdyQueue0 :
8: }
9: char ReadByteEEP (struct DEV *Dev, char *Address)
10: {
11:     if (Dev -> Address == Address) return Dev -> Data :
12:     while (*Dev -> Address != Dev -> Data) :
13:         return *Address :
14: }

```

【図 5】

セクタ番号テーブル

セクタ番号
セクタ番号
セクタ番号
セクタ番号
セクタ番号

フラグテーブル

フラグ
フラグ
フラグ
フラグ
フラグ

データテーブル

データ 512
データ 512
データ 512
データ 512
データ 512

【図 6】

使用中フラグ	使用済みフラグ	意味
FALSE	FALSE	「未使用セクタ」... 消去後の状態
TRUE	FALSE	「使用中セクタ」... セクタ番号が示すセクタをデータ部に格納している
TRUE	TRUE	「使用済みセクタ」... データ部に格納されているデータは無効であり消去するまでこのセクタを利用できない

FALSE : 消去後の状態 TRUE : FALSE のビット反転値

【図 4 3】

プログラム中で絶対アドレスに変換しなければならない番地のテーブル

0052
0062

【図 4 1】

識別コード
ID=Program
Size =xxx
Program
:
ID=Relocate
Size =xxx
RelocateInfo
:

【図 4 5】

Directory	クラスタチェーン
1 FileA	2 → 3 → 5 → END
2 FileB	8 → 9 → 10 → END
3 FileC	11 → 12 → 13 → END
4 FileD	15 → 16 → END
5 EndOfDir	

【図 4 2】

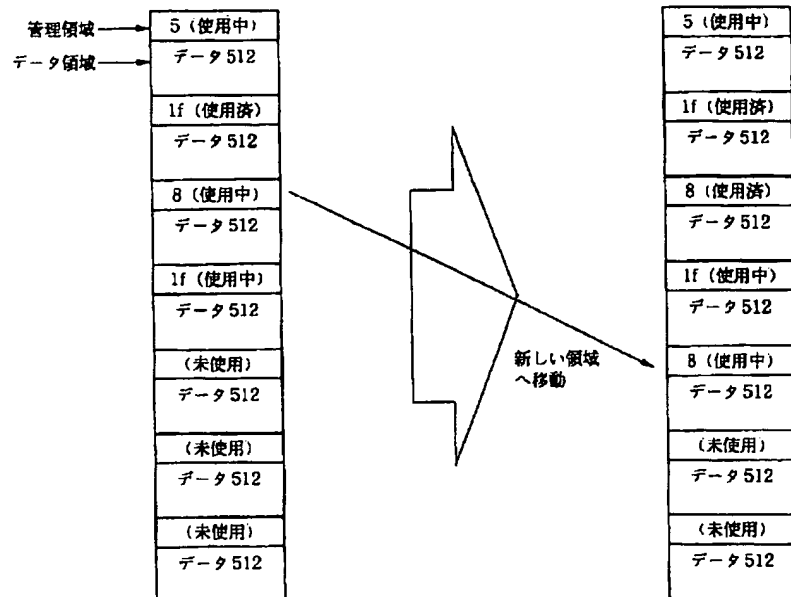
相対アドレスで表現されたプログラムコード

番地	データ	ニーモニック
0040	1234	DB 1234
0050	85,0010	JMP 0010
:	:	:
0060	86,-20	MOV A,@(-20)
:	:	:

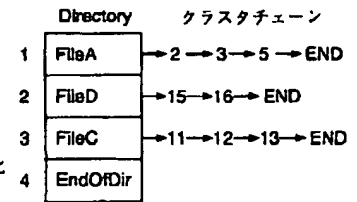
【図 4 6】

Directory	クラスタチェーン
1 FileA	2 → 3 → 5 → END
2	8 → END
3 FileC	11 → 12 → 13 → END
4 FileD	15 → 16 → END
5 EndOfDir	

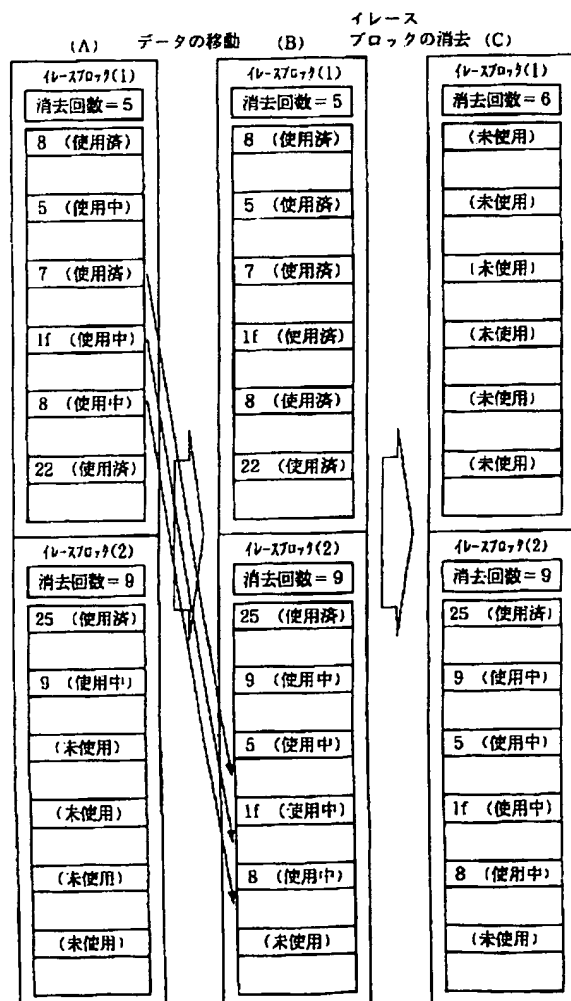
【図 7】



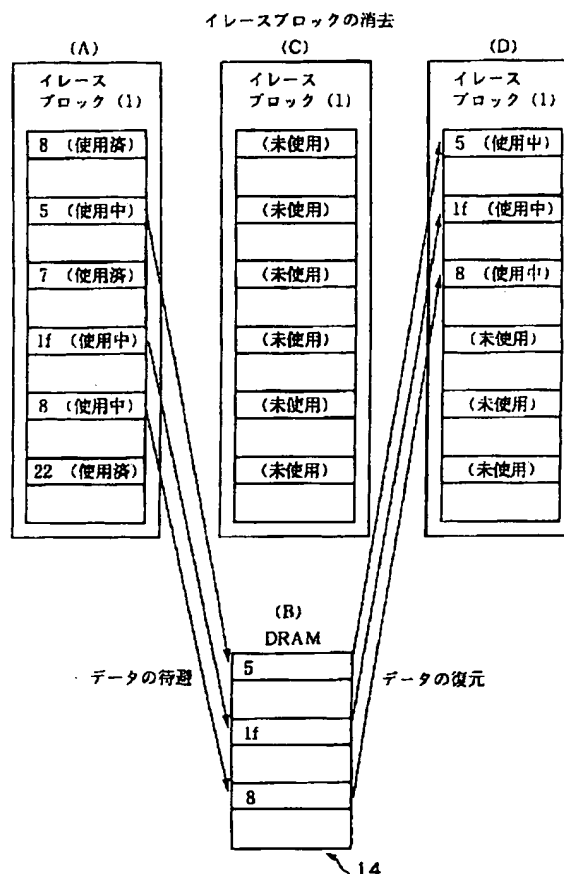
【図 4 7】



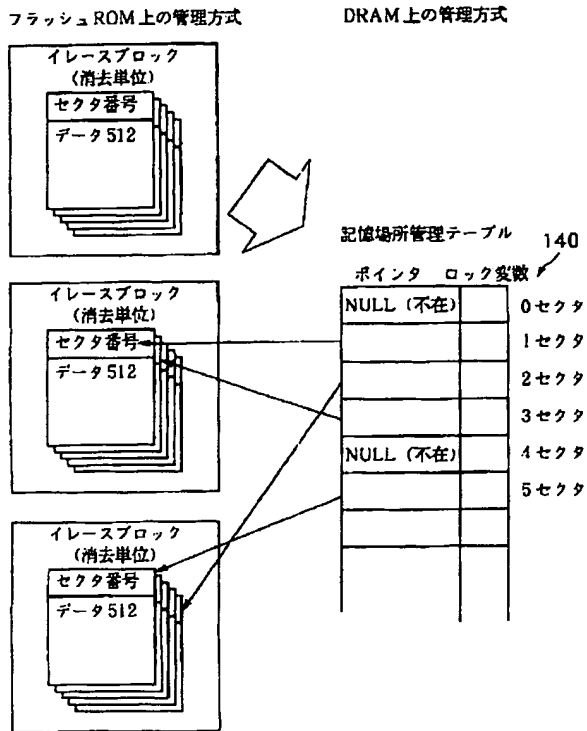
【図 8】



【図 9】



【図10】



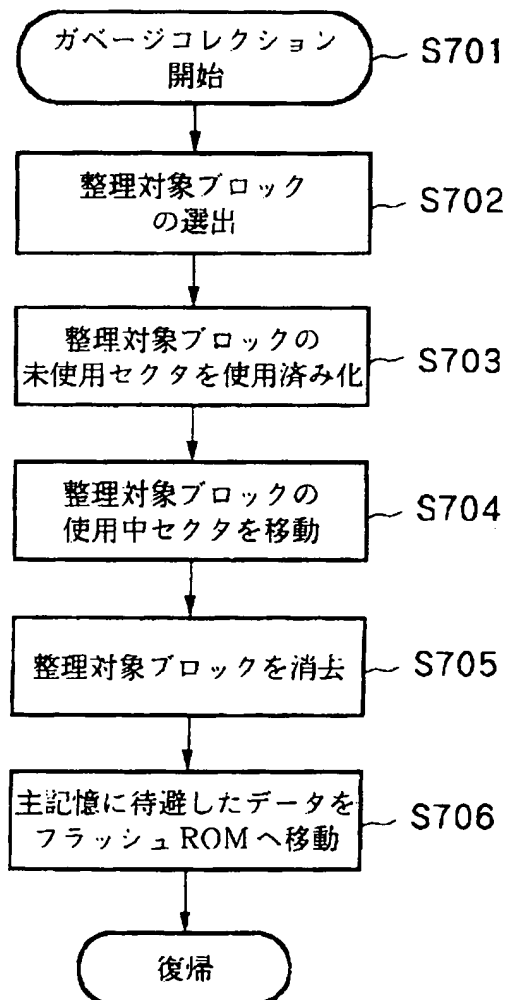
【図16】

```

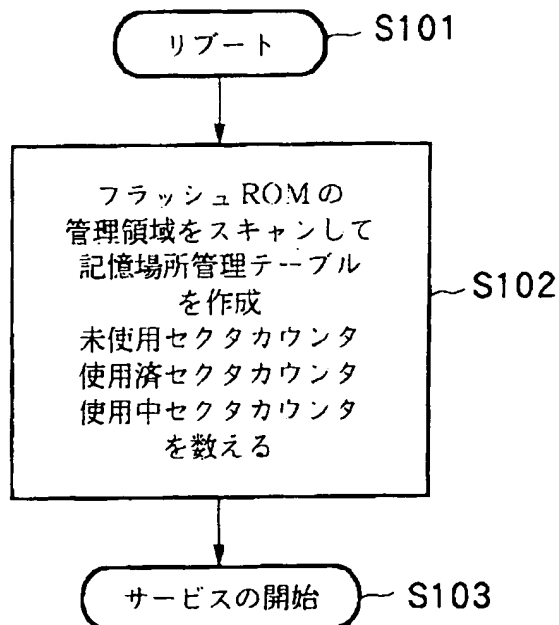
1: void ZoomUp (void)
2: {
3:     WaitSemapho (SemDCDC);
4:     Motor1StepUp (void);
5:     SignalSemapho (SemDCDC);
6: }
7: char XWriteSectorEEP (struct * Dev, int Sector, char * Buffer)
8: {
9:     WaitSemapho (SemDCDC);
10:    WriteSectorEEP (Dev, Sector, Buffer);
11:    While (* Dev -> Address != Dev -> Data);
12:    SignalSemapho (SemDCDC);
13: }

```

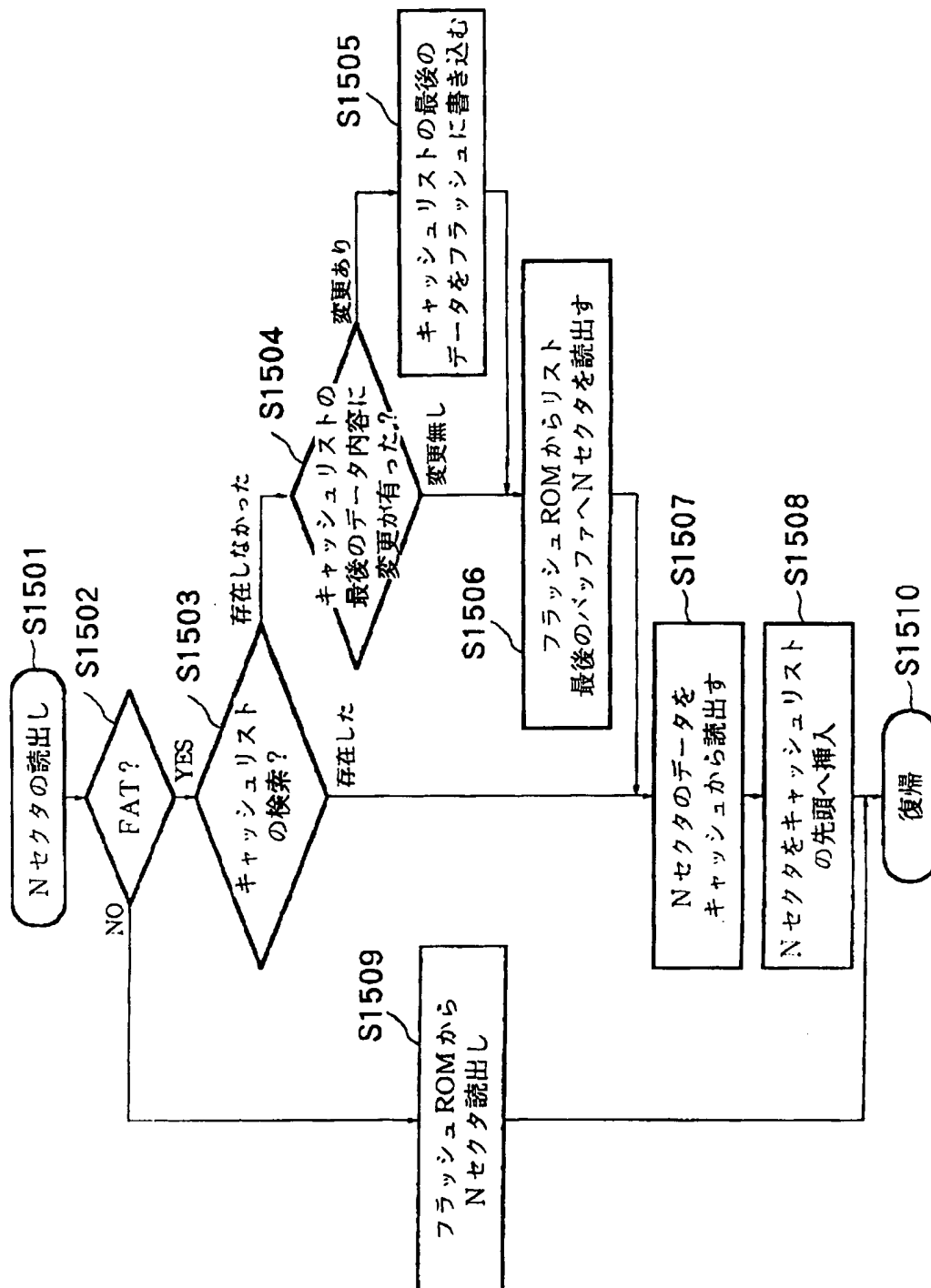
【図24】



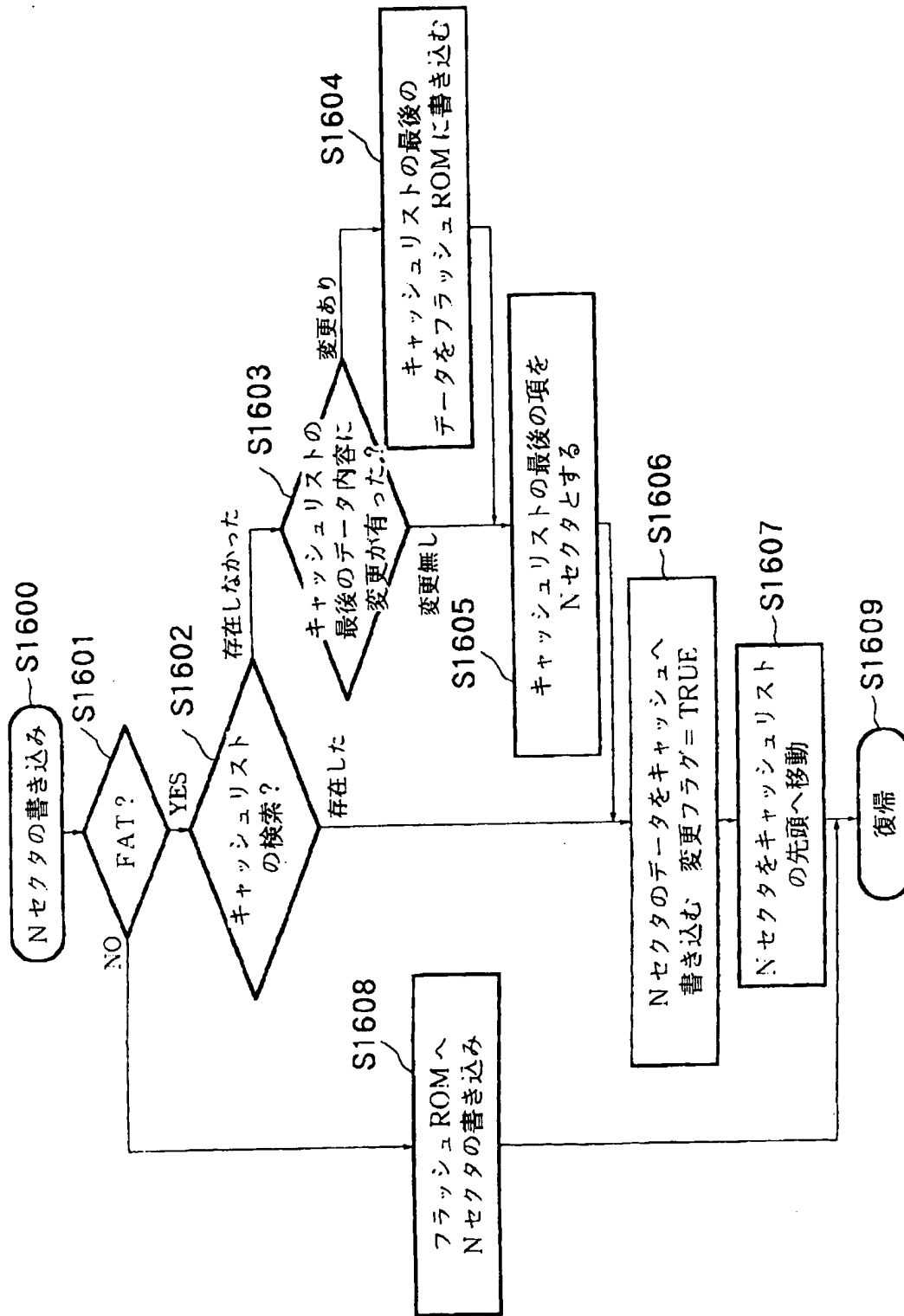
【図27】



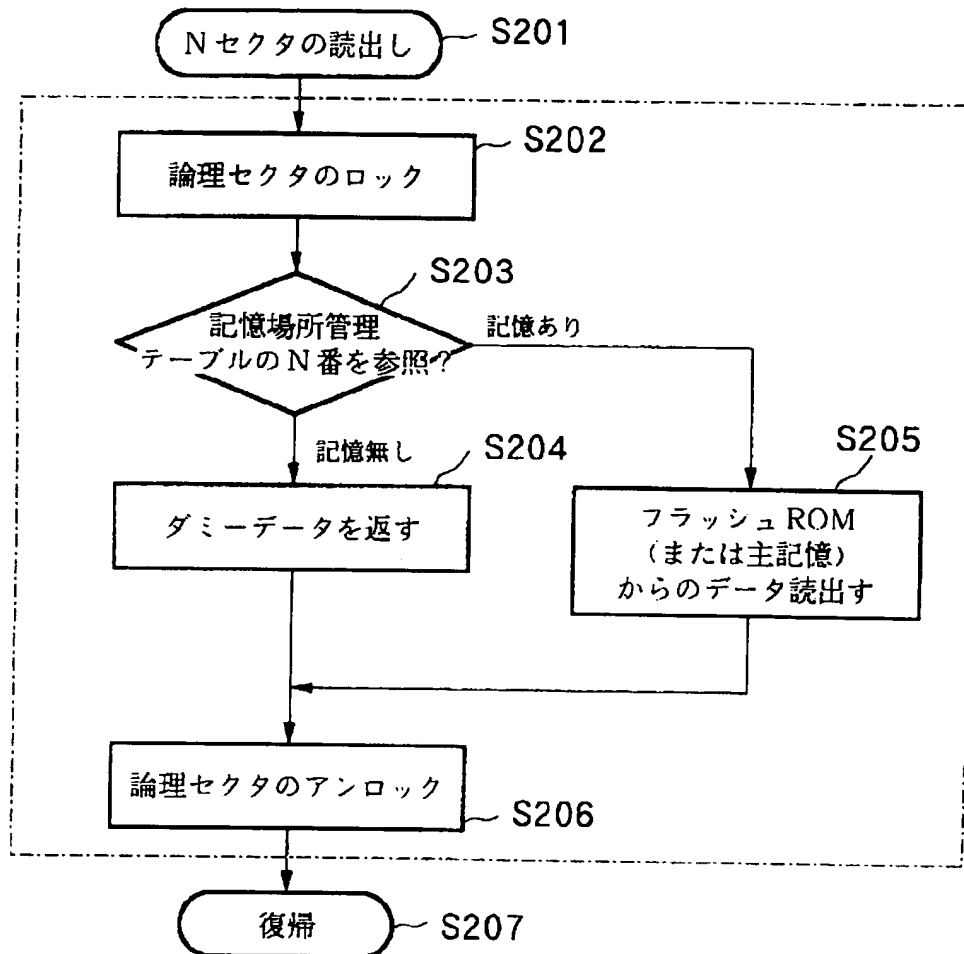
【図 13】



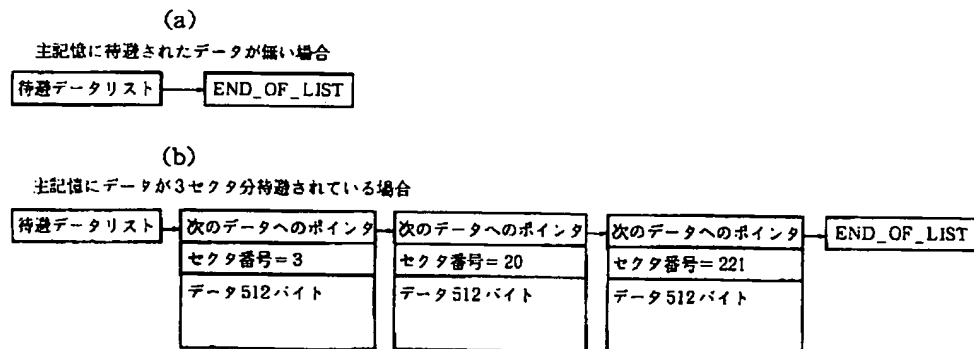
【図 1 4】



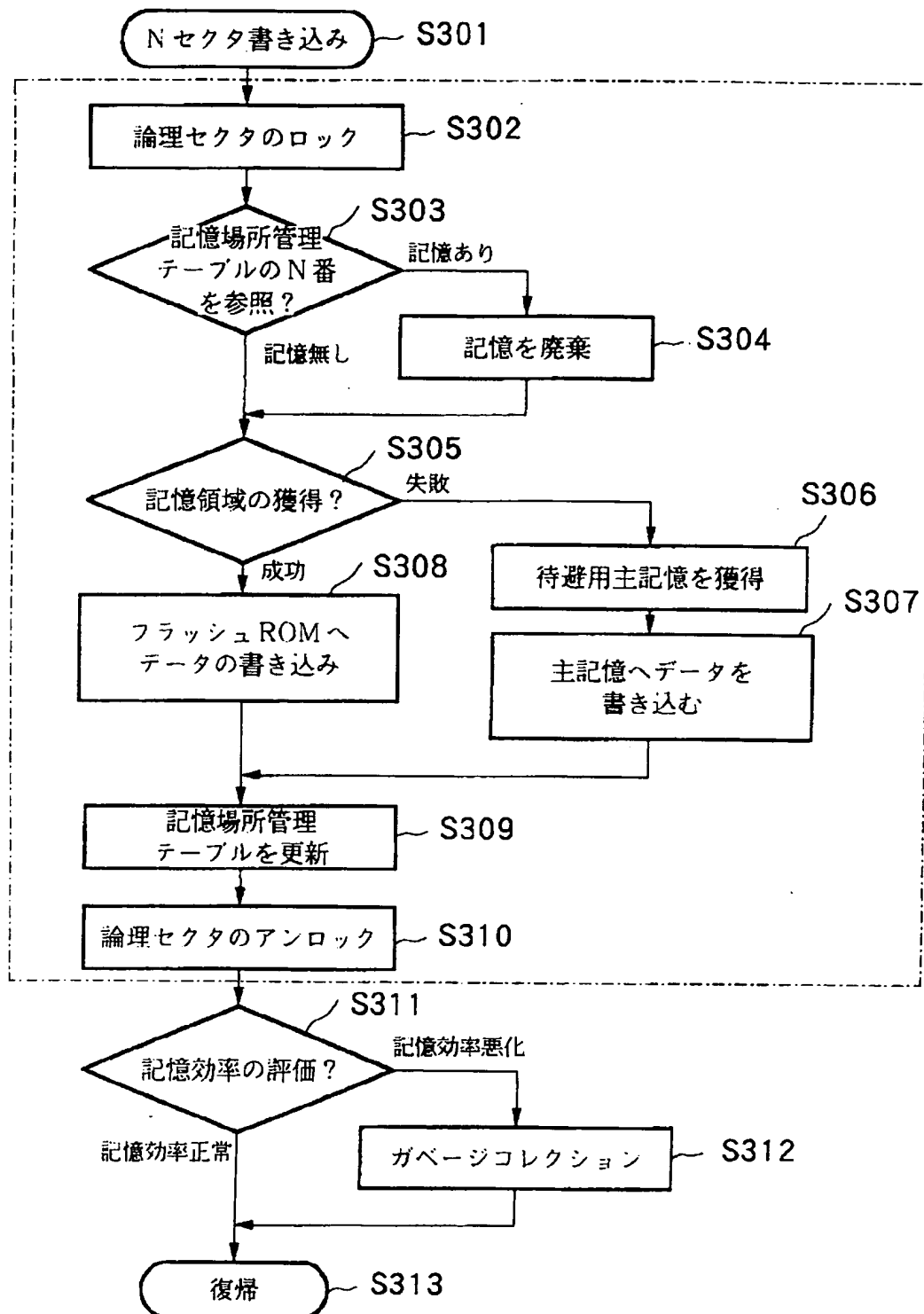
【図 18】



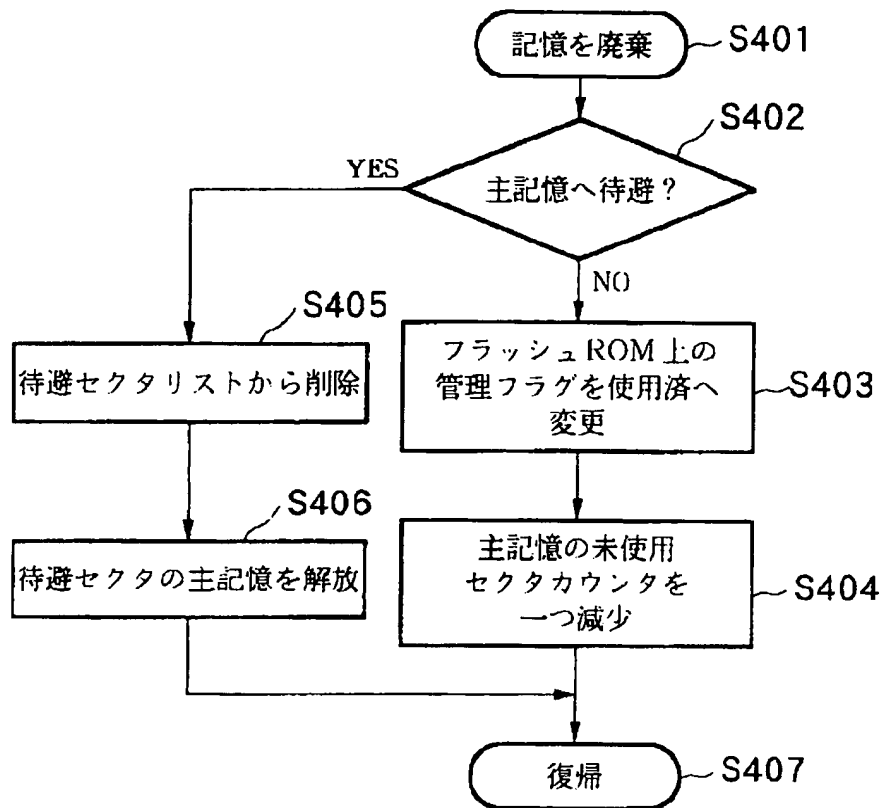
【図 20】



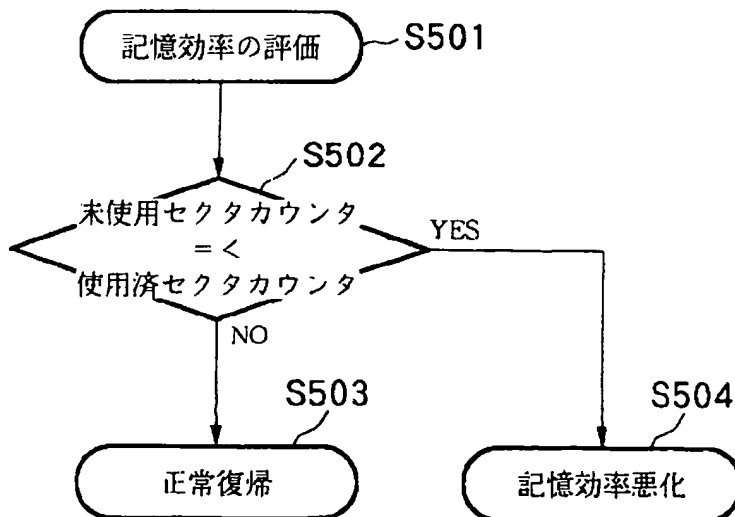
【図 19】



【図 2 1】



【図 2 2】

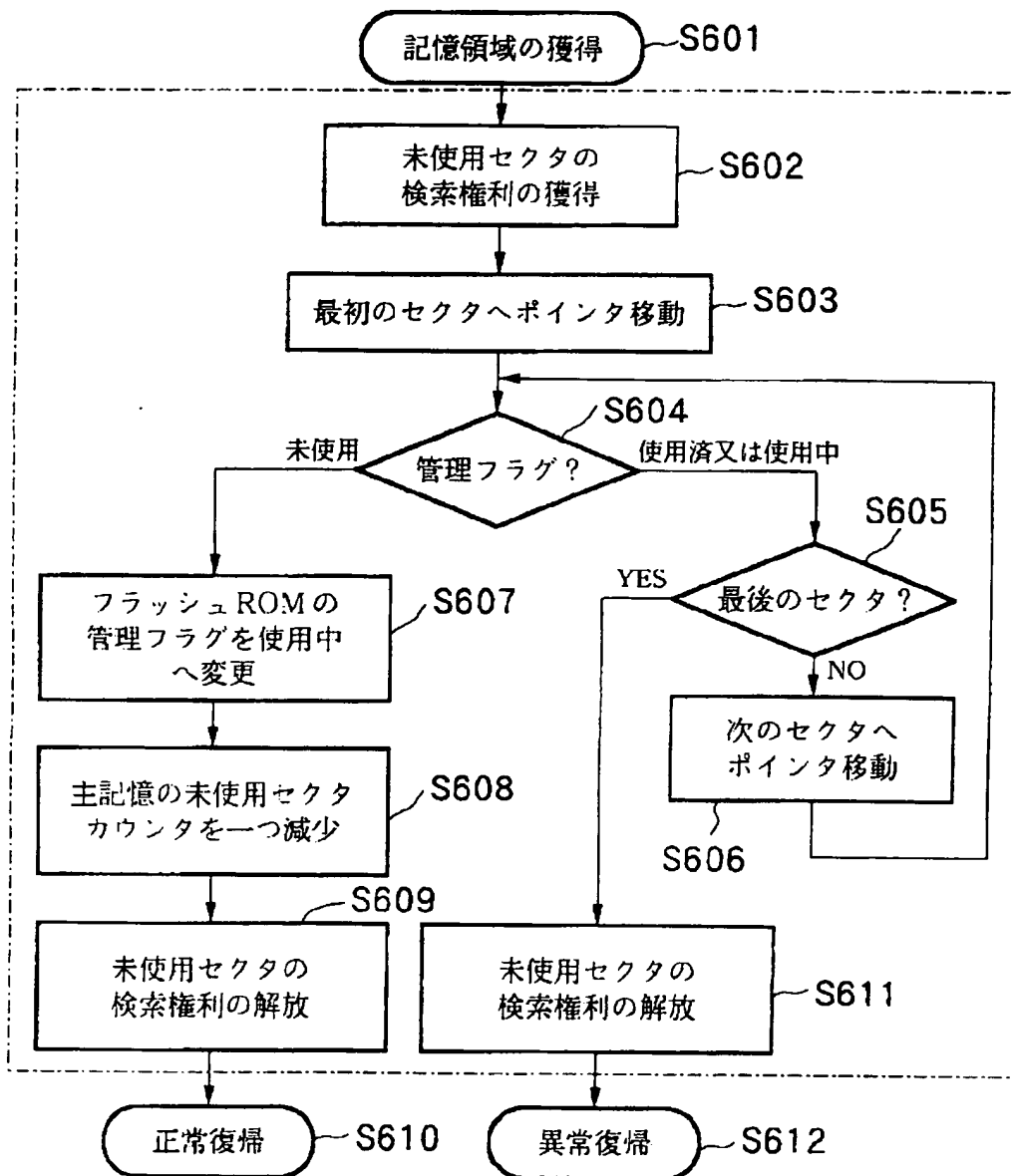


【図 4 4】

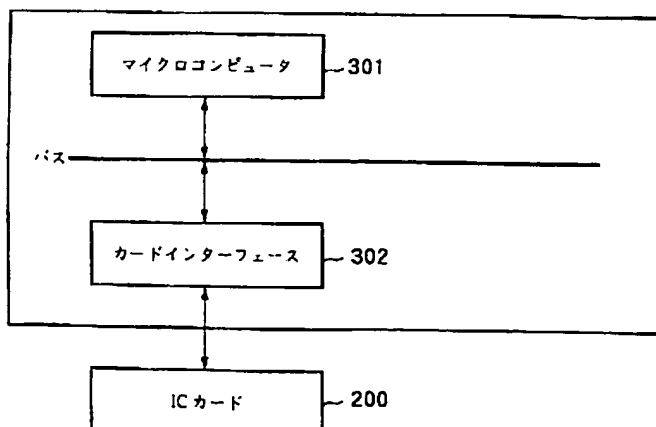
主記憶の8710番地へマッピングされたプログラムコード

番地	データ	ニーモニック
8750	1234	DB 1234
8760	85,8770	JMP 8770
	⋮	
8770	86,8750	MOV A,@(8750)
	⋮	

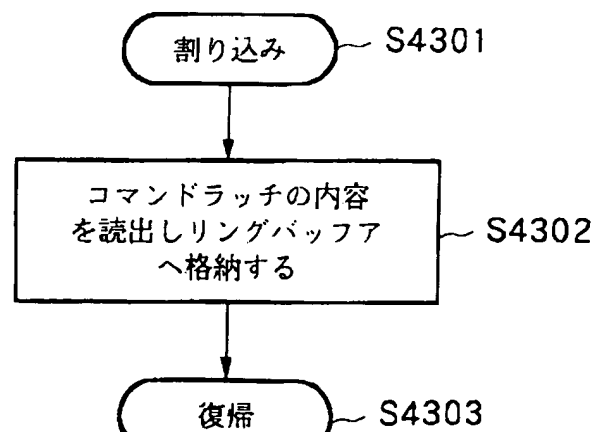
【図 2 3】



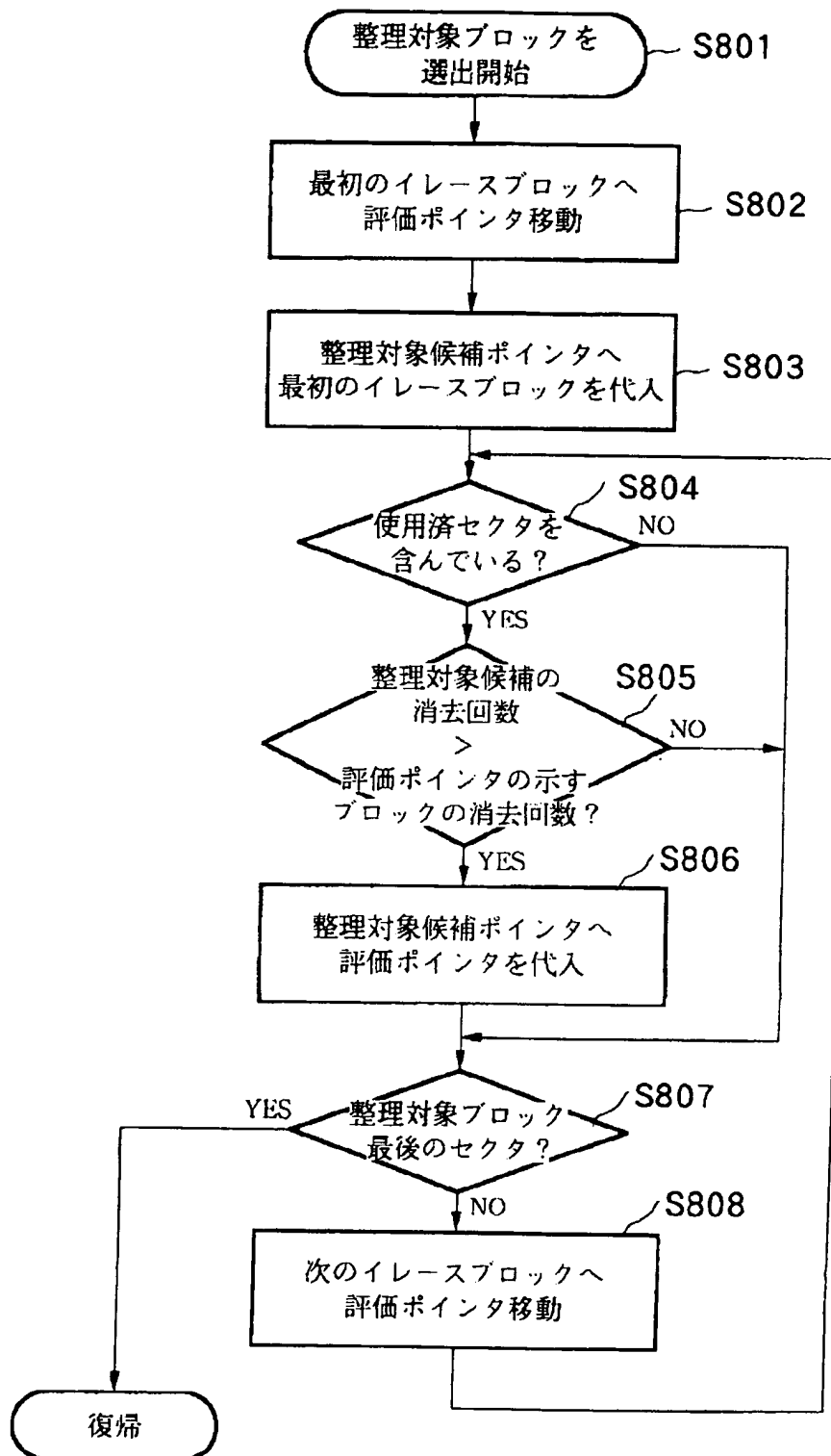
【図 3 1】



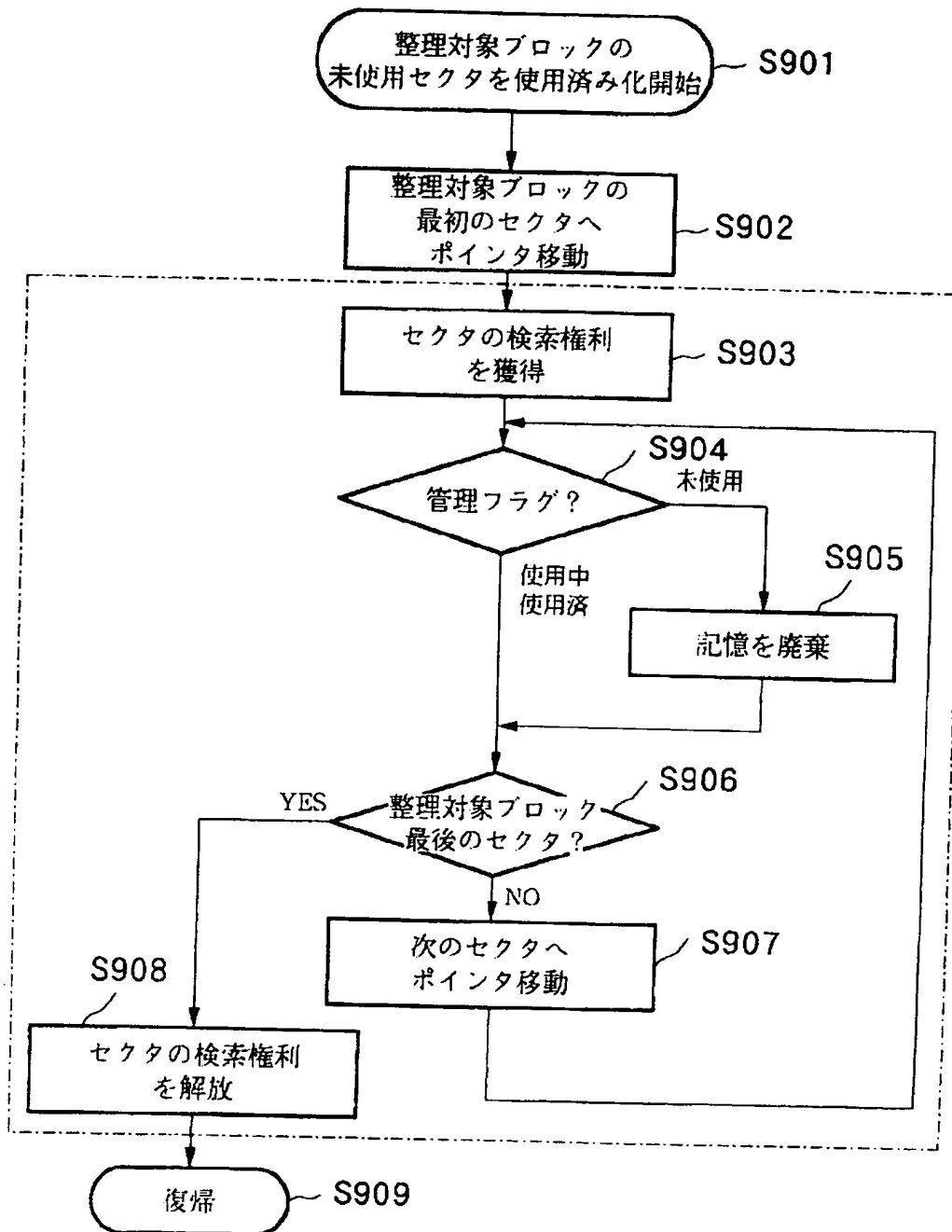
【図 3 4】



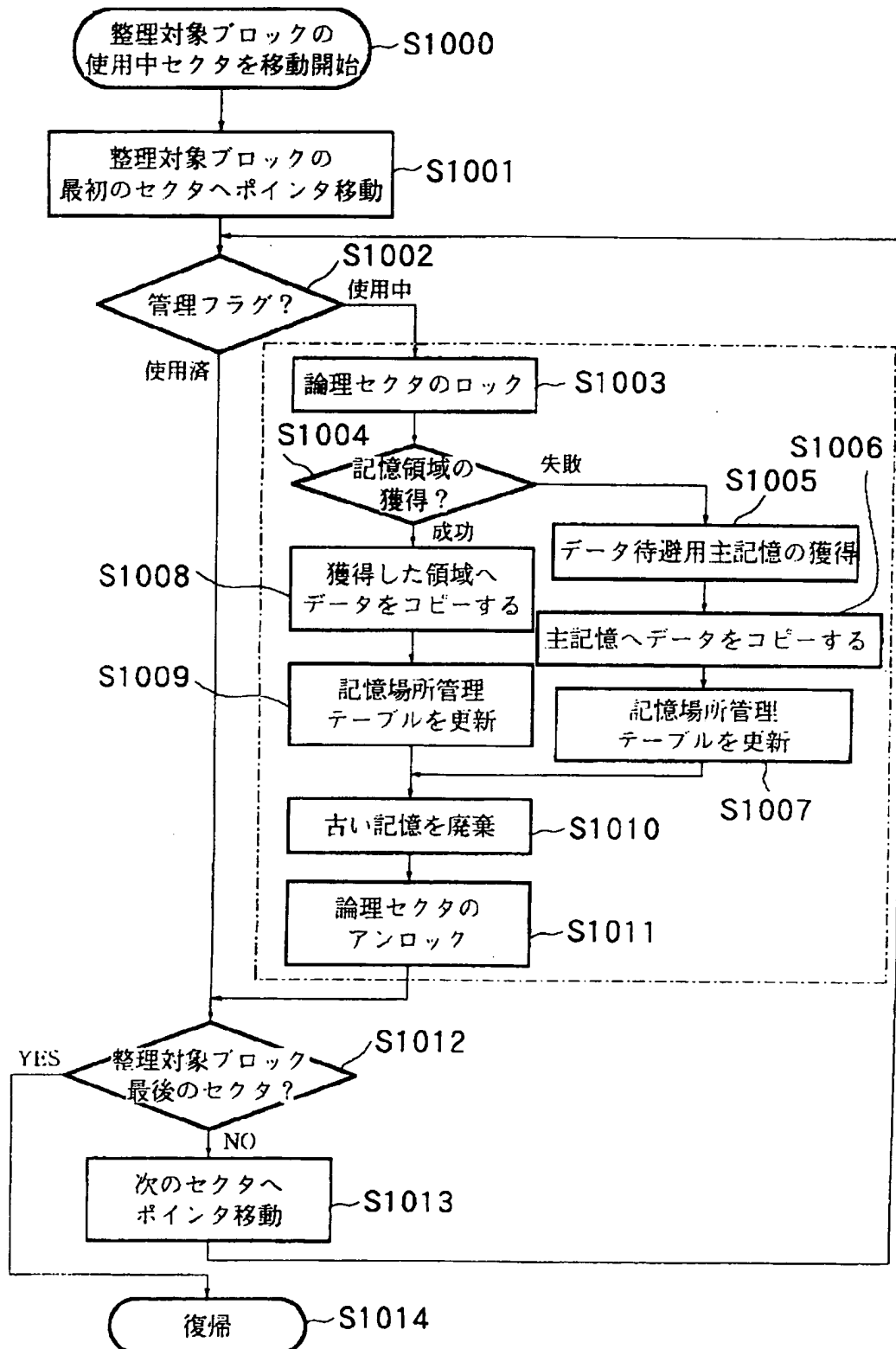
【図 2 5】



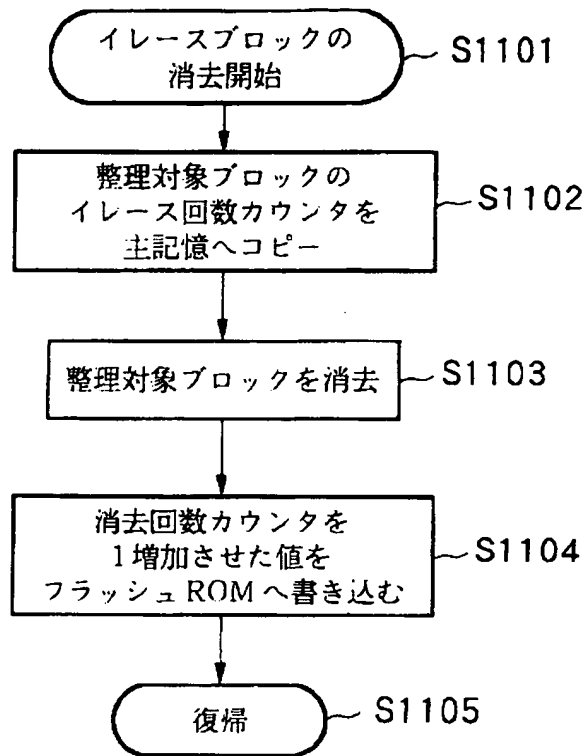
【図 26】



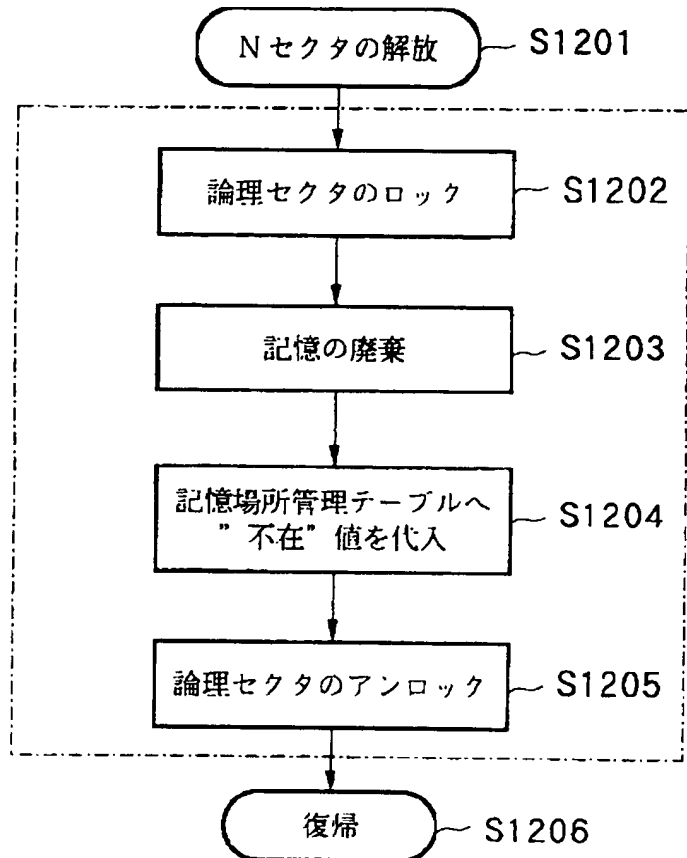
【図 2 7】



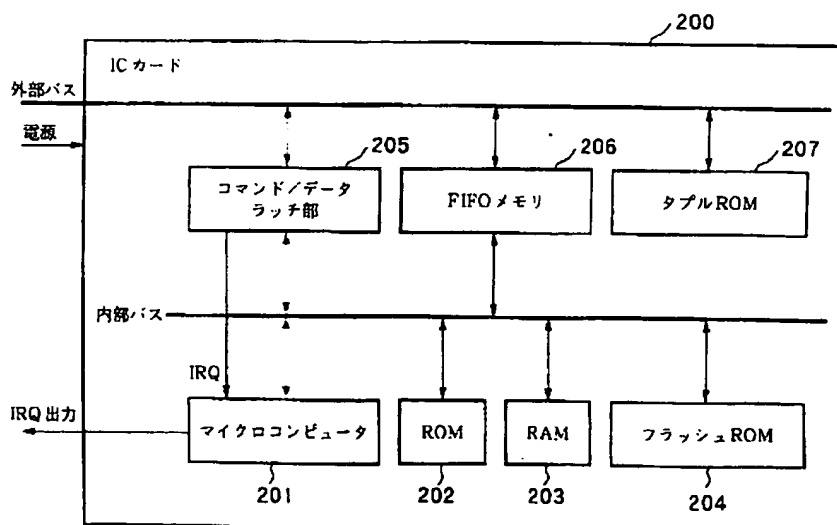
【図 28】



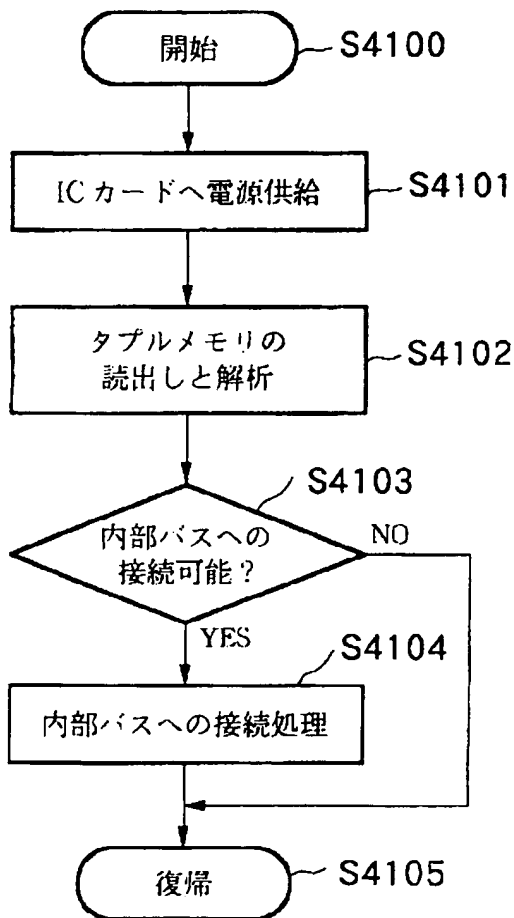
【図 29】



【図 30】



【図 3 2】



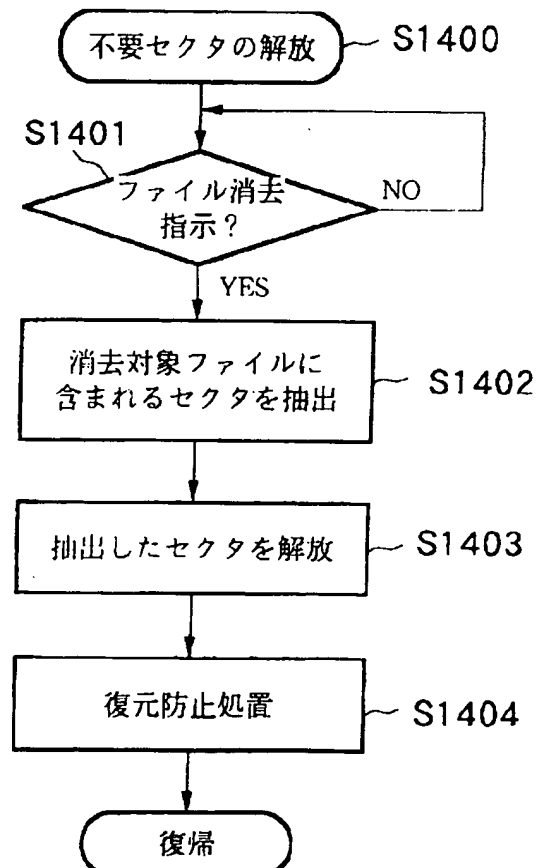
【図 3 5】

コマンド	
読出し (In)	書き込み (Out)
Error	Features
SectorCount	SectorCount
SectorNumber	SectorNumber
CylinderLow	CylinderLow
CylinderHigh	CylinderHigh
Drive/Head	Drive/Head
Status	Command

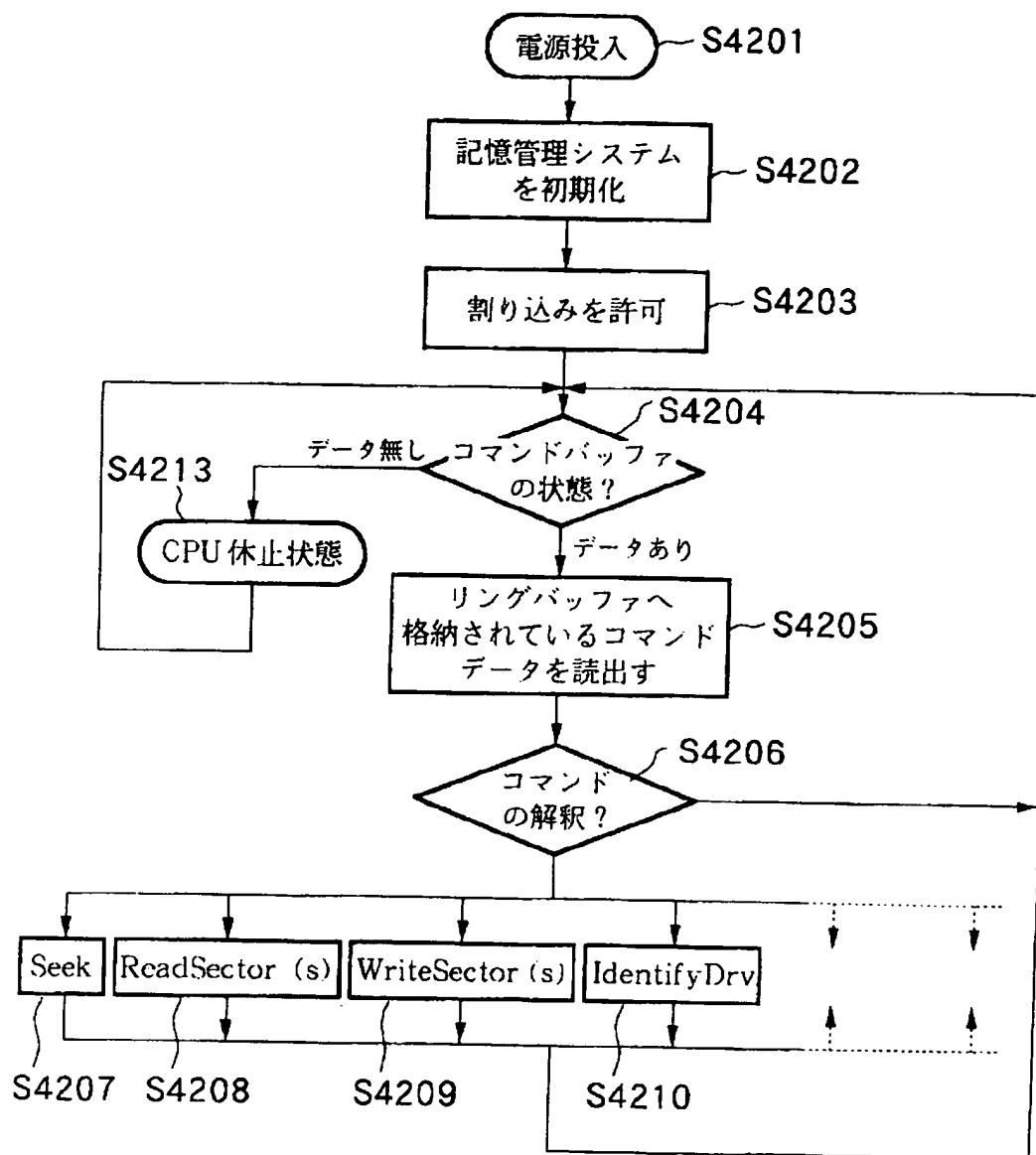
← 割り込み発生

コントロール	
読出し (In)	書き込み (Out)
Alt.Status	Device Ctl
DriveAddr	

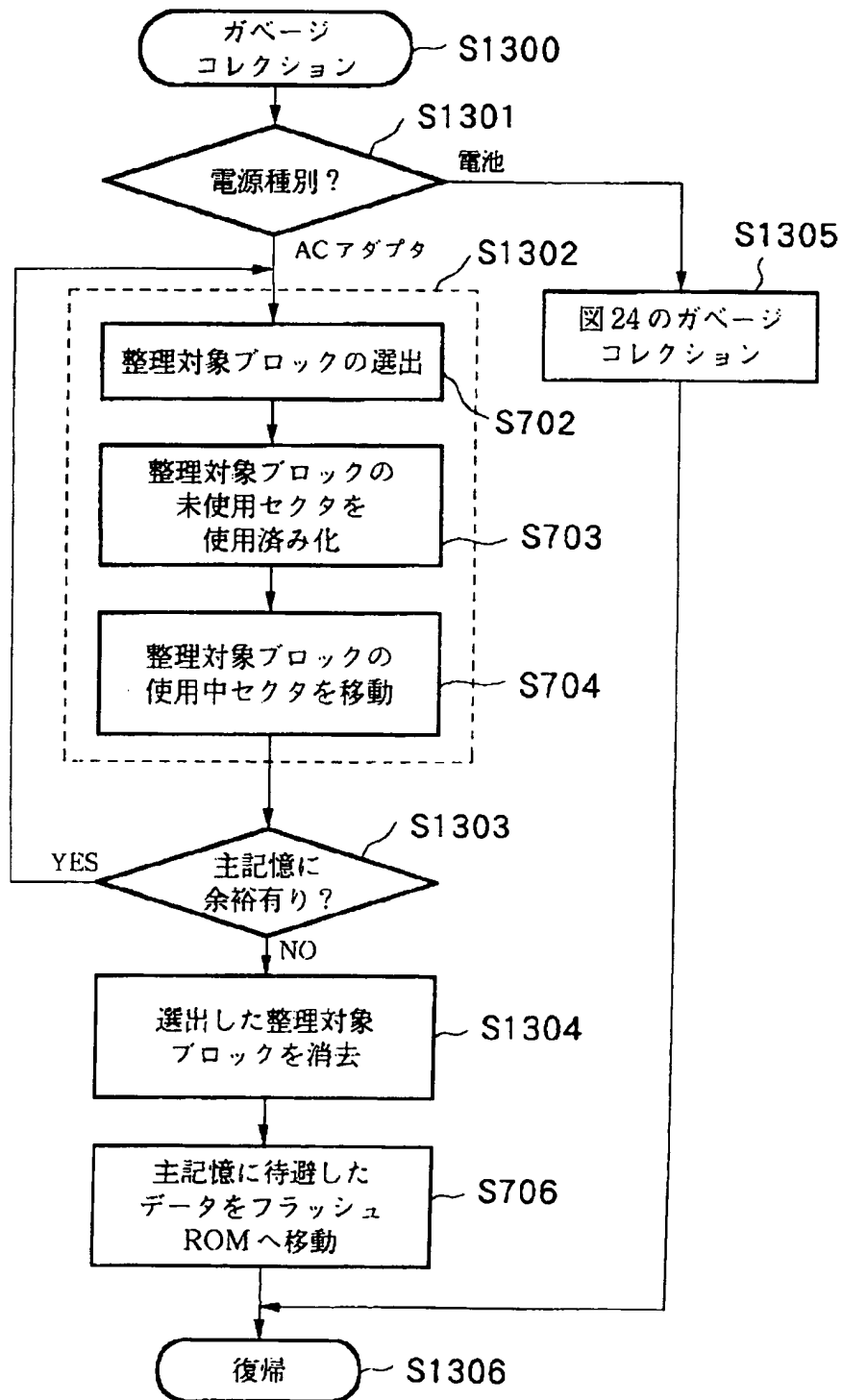
【図 3 7】



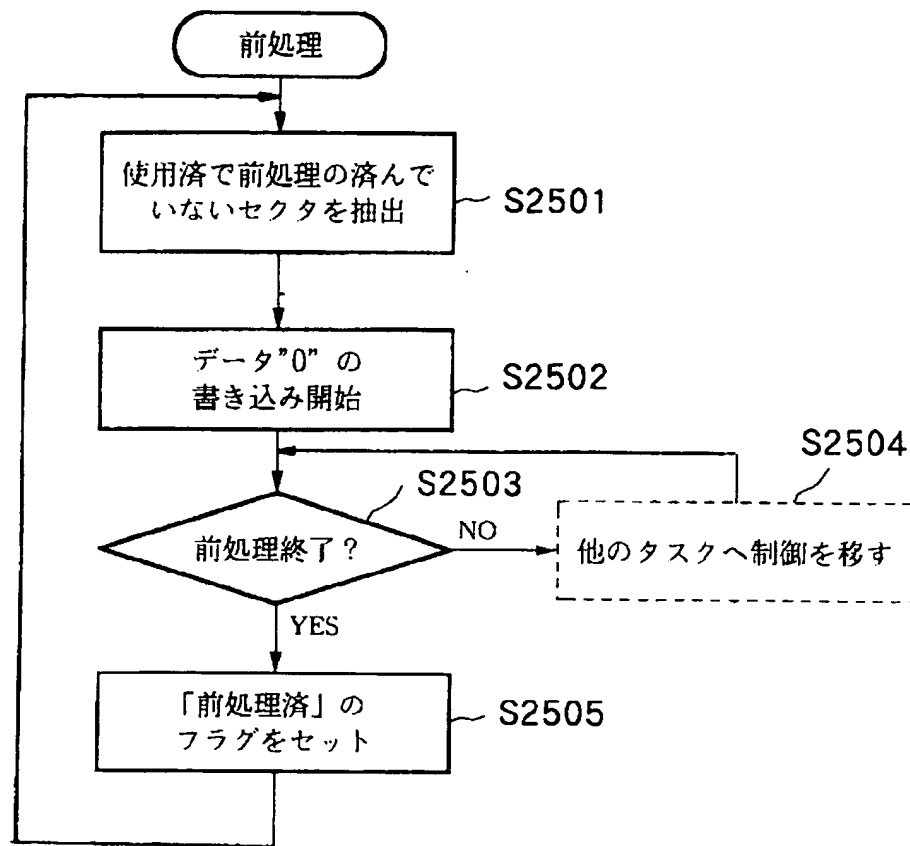
【図 3 3】



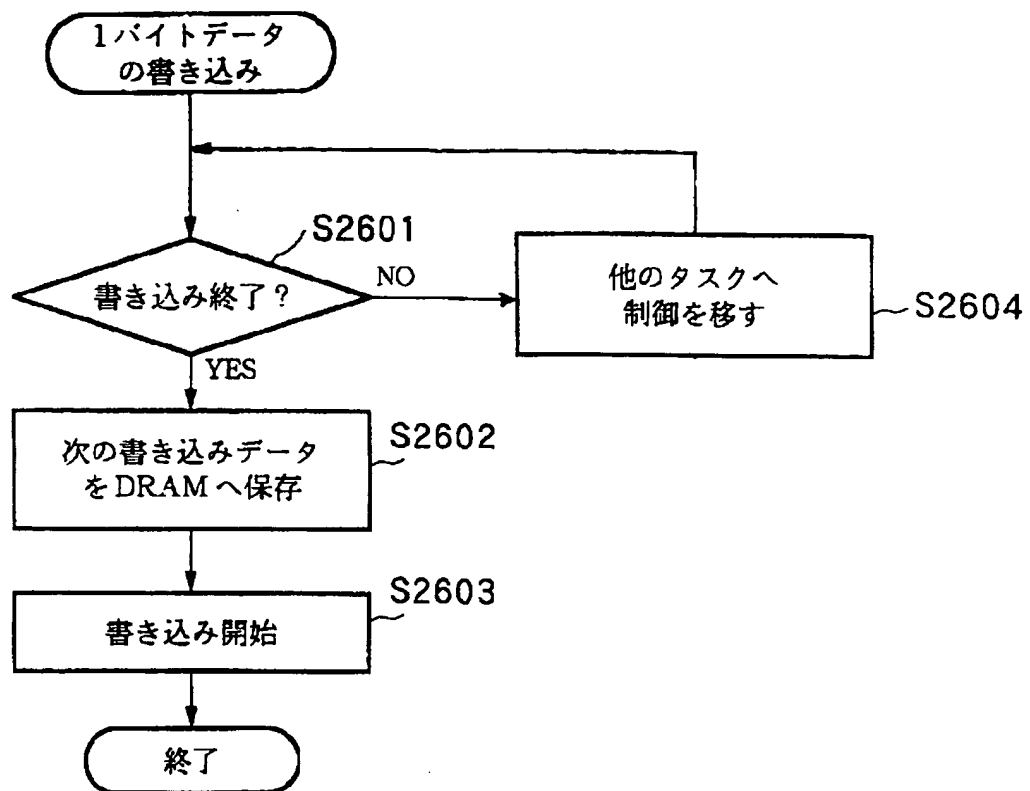
【図 3 6】



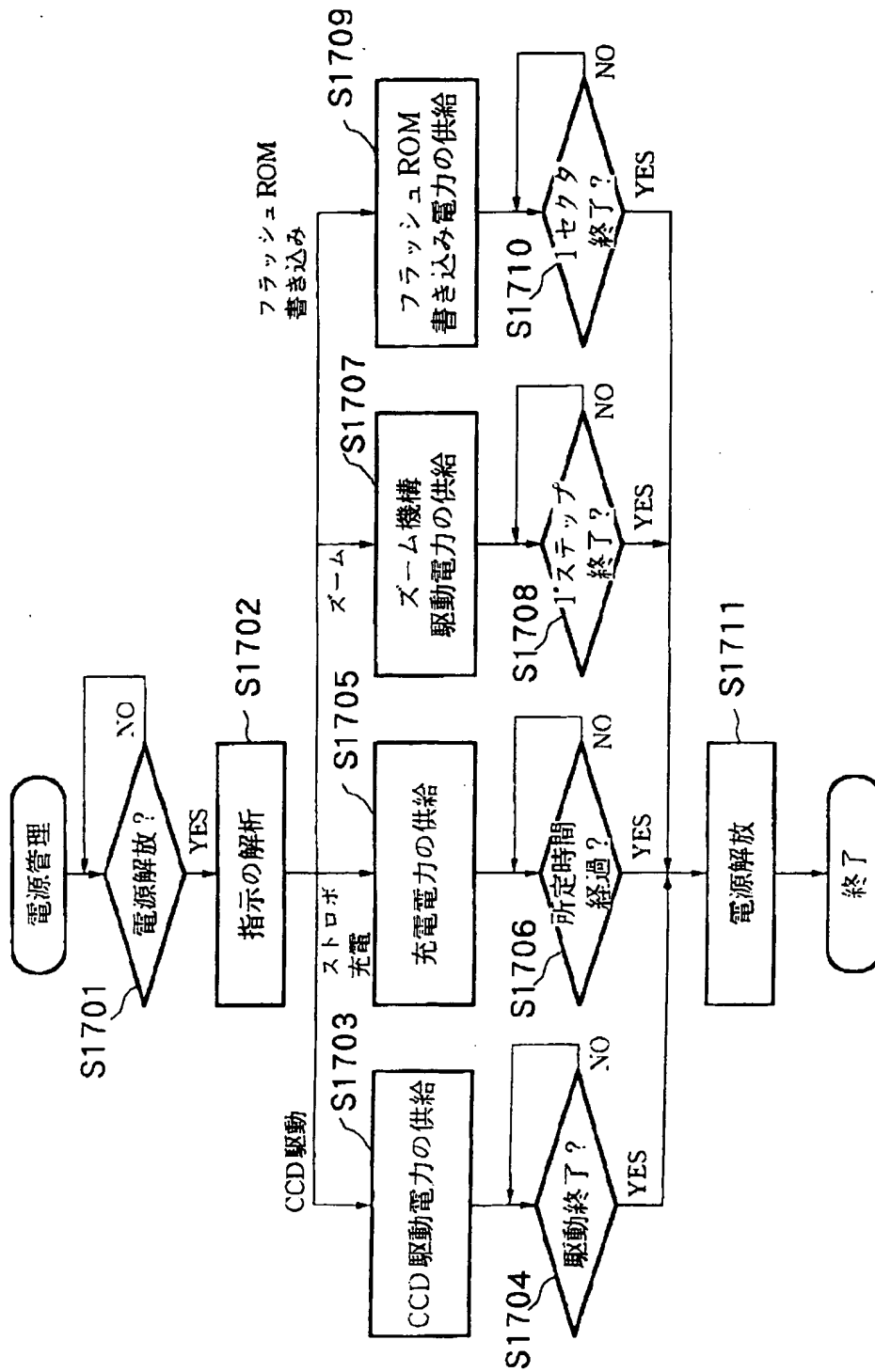
【図 3 8】



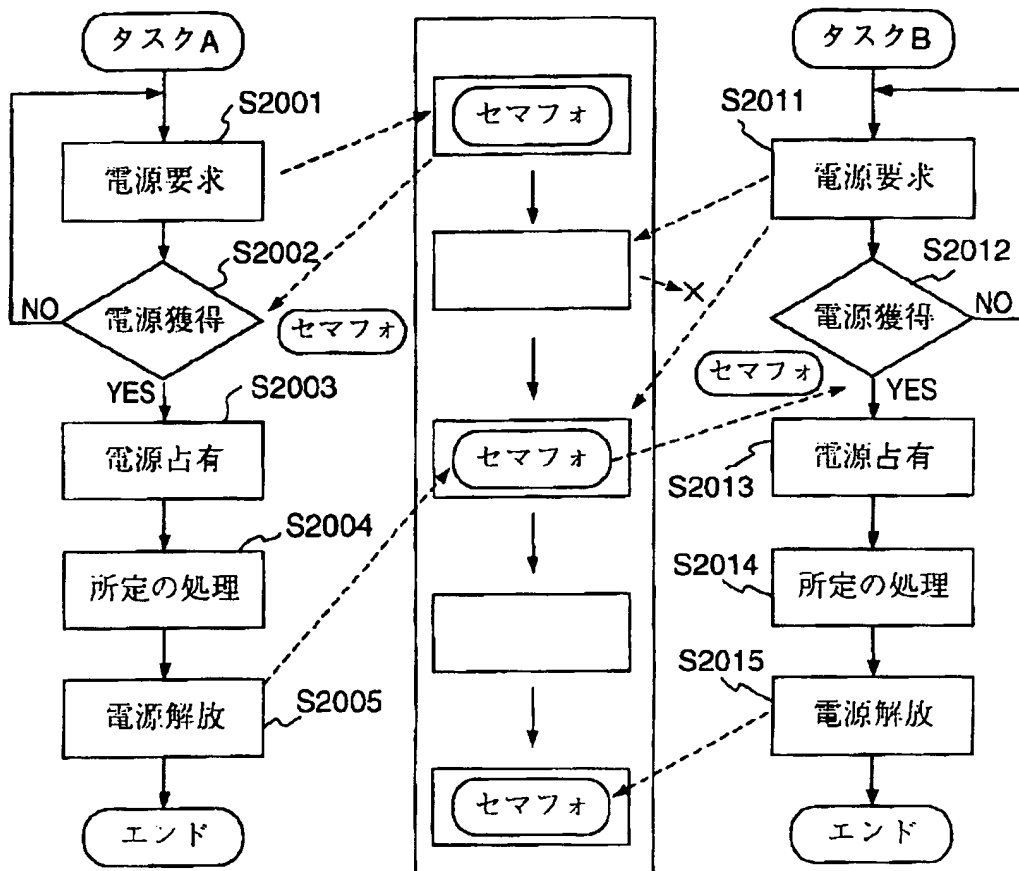
【図 3 9】



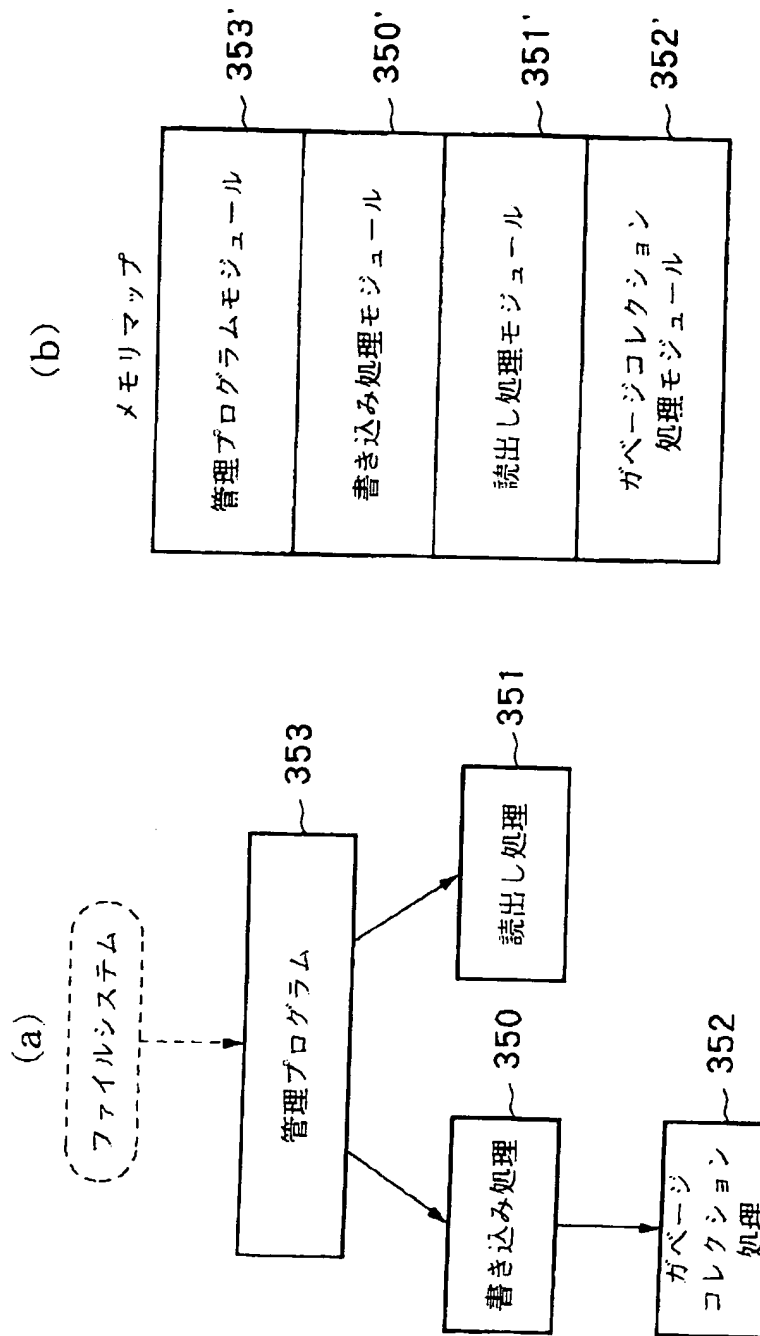
【図 40】



【図 48】



【図 4 9】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.